

lab (1)

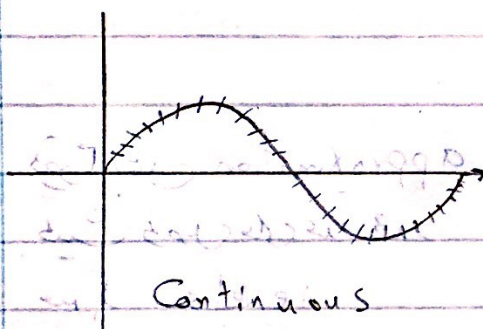
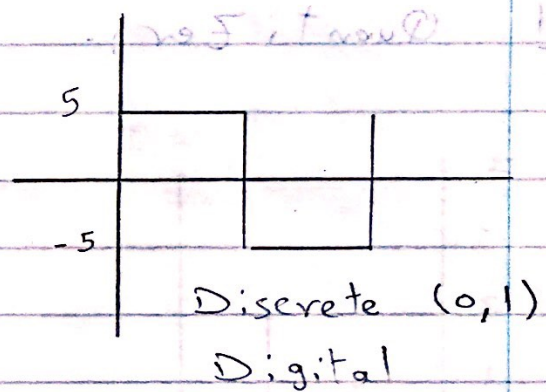
15-2-2015

## Flat-top Sampling

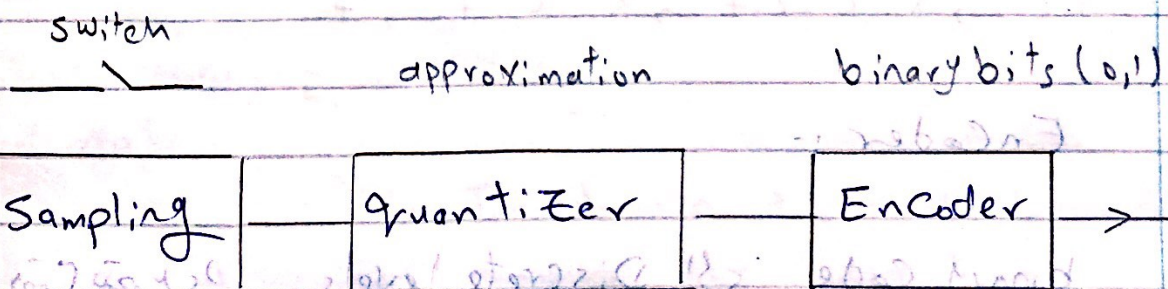
## Sampling &amp; holding (TDM)

\* تعريف لترئيسيه عدد لبتعاضل بار Digital Communication  
هو اليمول على عدد محدود من levels بدلاً من عدد لا نهائي

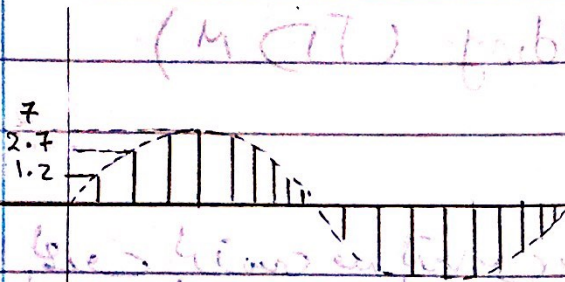
عدد levels


 $a = X$  Analogue  $X$ 
 $1 = X$  [1, 2, 0]  $\Rightarrow X$ 


\* For any Communication system :-





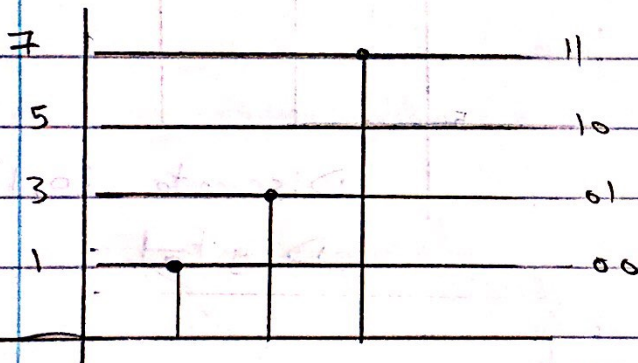
11 Sampling:-

يُعد وكأنه Switch  
يفتح لك يأخذ Sample

لم يغلق بعد ذلك ... وهكذا

فندرج على عدد لا نهائي

عدد Samples

12 Quantizer:-

يقوم بقرن approximation

حيث نأخذ على عدد محدود

عدد levels

$x \in [0, 0.5[$ ,  $x = 0$

$x \in [0.5, 1]$ ,  $x = 1$

1.2  $\rightarrow$  1  $\leftarrow$  2.7  $\rightarrow$  3  $\leftarrow$  7  $\rightarrow$  7

13 Encoder:-

يقوم بتحويل Discrete levels إلى binary code

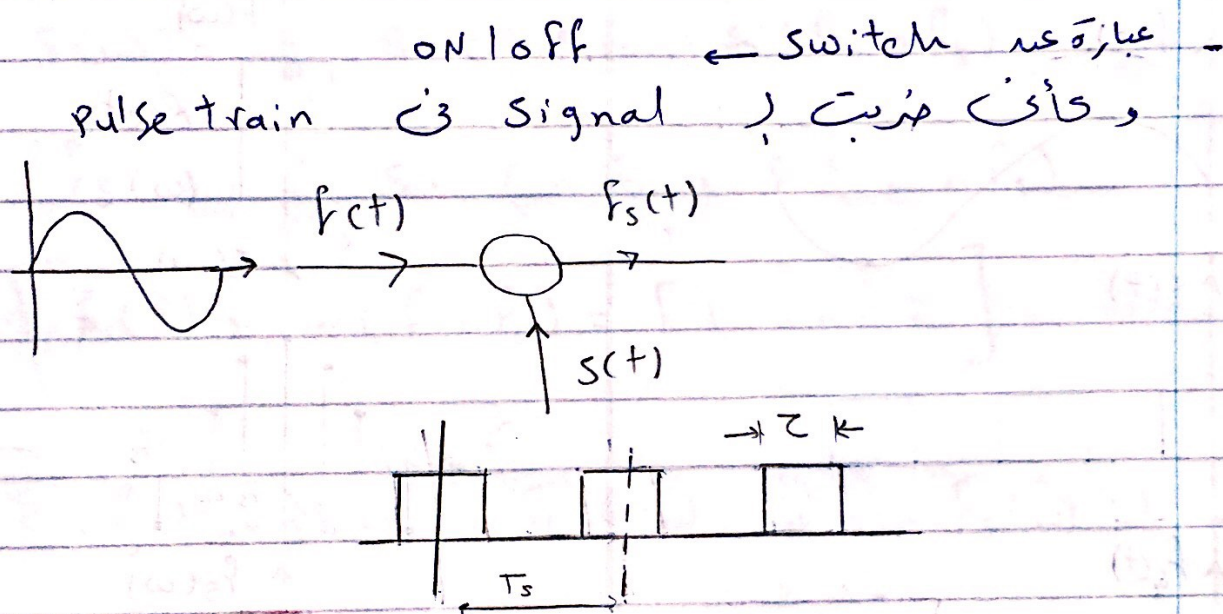


00	01	11
----	----	----



## # Sampling types :-

## I Natural sampling



الاستارة الباقية  $f_s(t)$  ، لا نفس شكل الاستارة الأصلية ، ولكن  
 with sampling : لذلك سميت بـ (natural)

Note :-

عملية الضرب في Time domain  $\rightarrow$  تحويل إلى  
 Convolution في Frequency domain

Natural  $\Leftrightarrow$  Flat-top



Subject

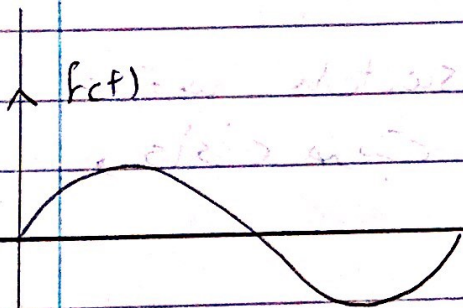
موضوع الدرس

Date

التاريخ

Time domain

Frequency domain



$S(t)$



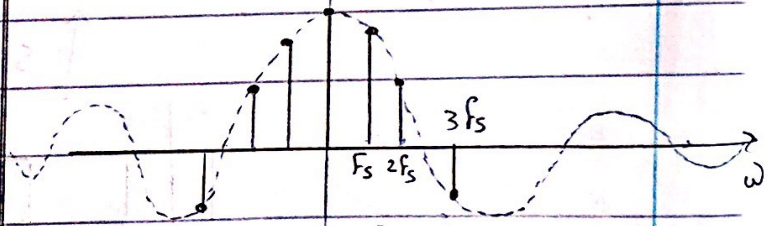
$f_s(t)$



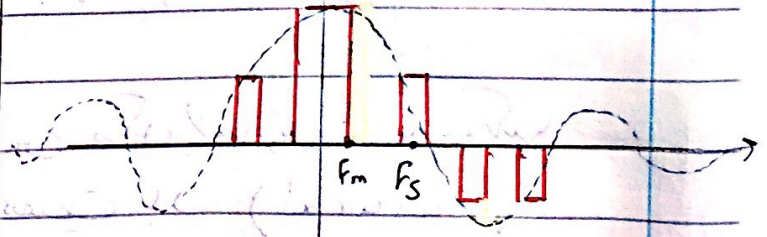
$F(\omega)$

Rect

$S(\omega)$



$P_s(\omega)$



$P_s(\omega) \rightarrow$  دالة في Time  
فئة سكون, flat-top





# \* Notes

المعلمة قد تالفت

151

$$f_s(\omega) = S(\omega) * F(\omega)$$

↳ convolution

$$S(\omega) = \frac{\tau}{T_s} \text{sinc}\left(n \frac{\tau}{T_s}\right) \delta(f - n f_s)$$

$$f_s(\omega) = \frac{\tau}{T_s} \text{sinc}\left(n \frac{\tau}{T_s}\right) \cdot f(f - n f_s)$$

$$\left[ f(f) * \delta(f - n f_s) = f(f - n f_s) \right]$$

•  $f_s(\omega)$  عبارة عن  $f(\omega)$  ولكن بـ shift عند  $f_s$

• نفترض أنه  $f(\omega) \leftarrow \text{Rect}$

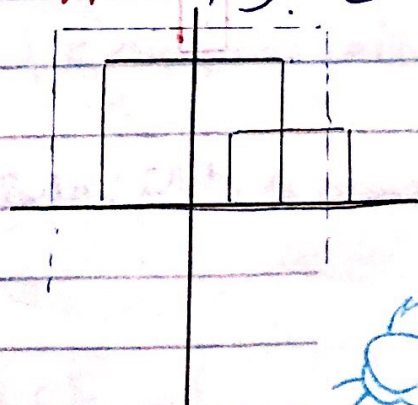
• فقد نفعل استرجاع / Recovery للإشارة الأصلية

بعد طريق LPF

• ولكن بشرط  $f_s \gg 2f_m$  لكي يكون عملية filtering

• إذا  $f_s \ll 2f_m$

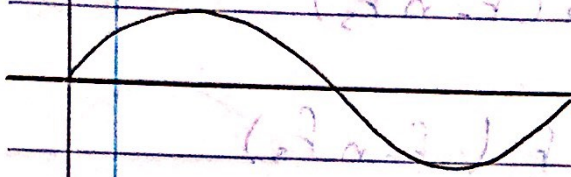
عند filtering ← عملية جديدة





## 12] Flat top sampling

Time Domain

 $f(t)$ 

↑

↑

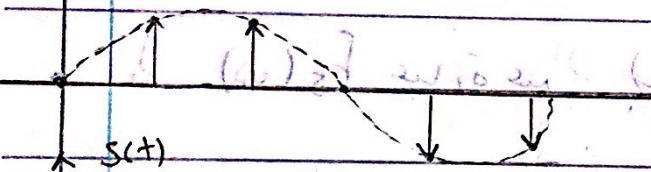
↑

↑

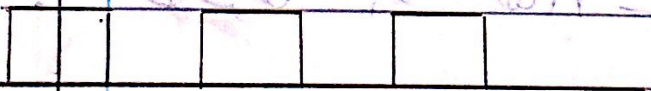
↑

↑

impulse train

 $s(t)$ 

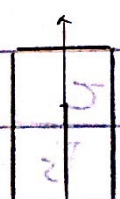
Pulse train



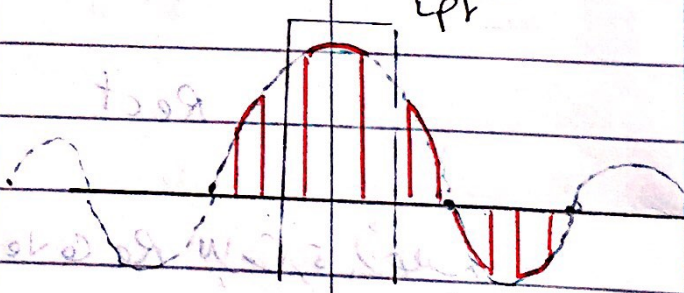
Freq Domain

 $f(f)$ 

rect

 $s(\omega)$ 

Lpf



after lpf

rect





Notes :

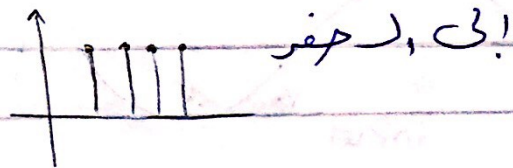
- في حالة Flat-top Sampling :  $f(t) \times \text{impulse train} = \boxed{\text{ }}$

$$\boxed{\text{ }} \times \text{Pulse train} = f_s(t)$$

- في حالة Natural Sampling :  $f(t) \times \text{Pulse train} = f_s(t)$

impulse train :

هو عبارة عن Pulse train ولكن width يتغير بمرور



- في Freq. Domain الخاص بال Flat-top Sampling :  $f_s(\omega) = \frac{\tau}{T_s} \cdot \text{Sinc}(F \cdot \tau) \cdot f(F - n f_s)$

يمكن هنا أن نرى Sine دالة في Frequency وبالنسبة  
نستأخذ شكل الدالة natural

للتحويل على الدالة الأصلية (rect) سنستخدم equalizer / Lpf

$$f_s(\omega) = f(f) * s(\omega)$$

$$s(\omega) = \frac{\tau}{T_s} \cdot \text{Sinc}(F \cdot \tau) \cdot \delta(F - n f_s)$$

Time Domain  $F \cdot \tau$  3 خطوات في



Lab

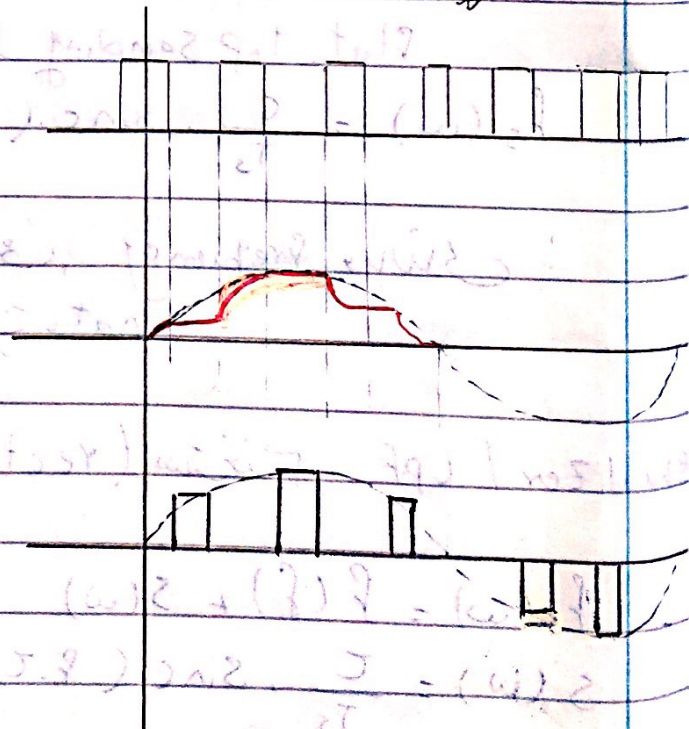
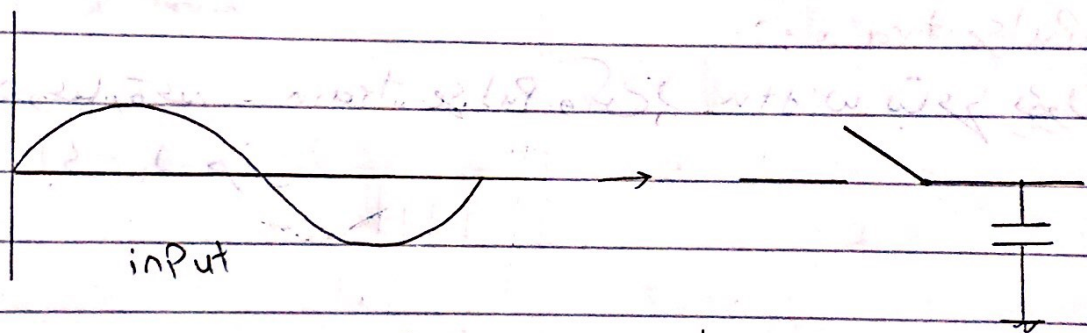
operation:-

ON/ off ← Switch (S Sampling Unit) يعمل ويغير عمل كفاكتف

Switch ON → charge

Switch off → Hold كيفة بأفرقة

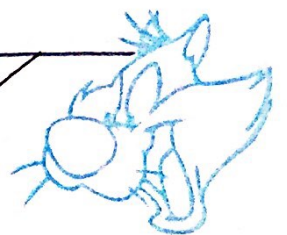
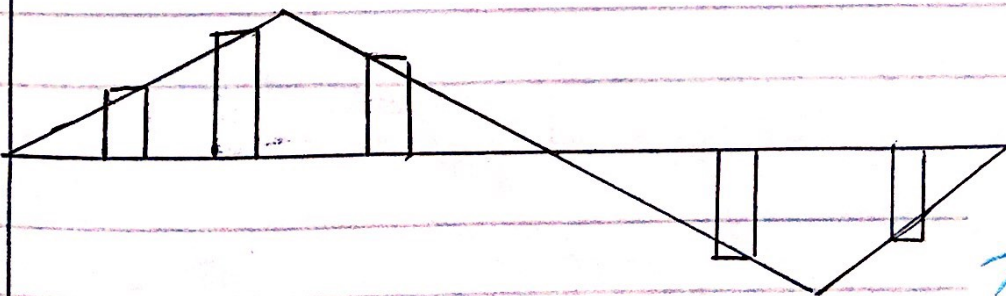
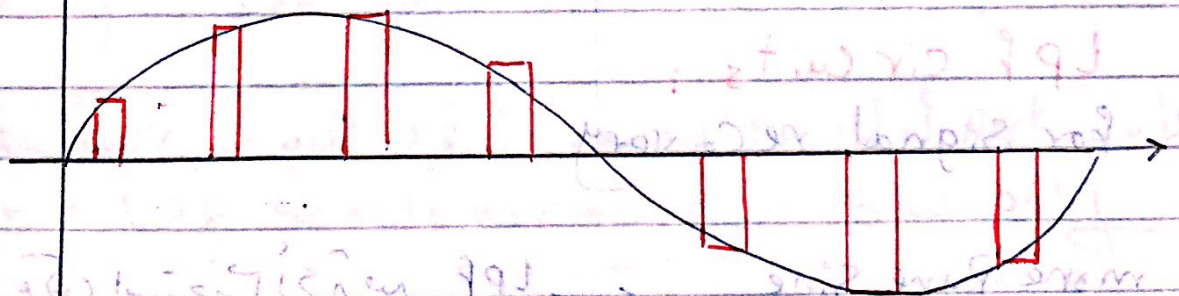
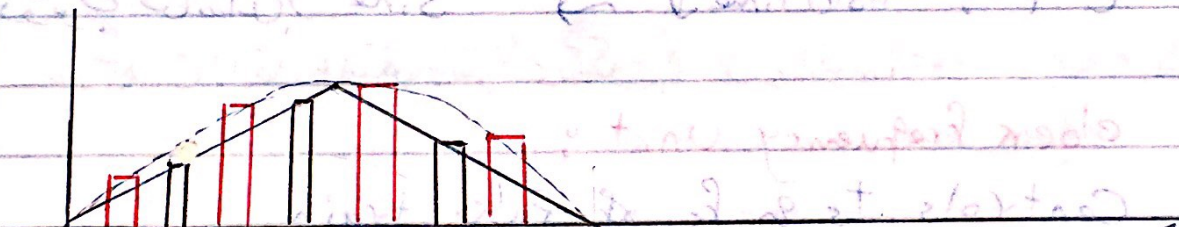
Switch ON → charge





# Time Division multiplexing (TDM)

استغل فترة لسكون بين كل two pulses في أي  
 من samples مدة زمنية





Module Name : Sample Hold and multiplex

Control logic unit :

Controls Sample Pulse width ( $\tau$ )

Switch  $\rightarrow$  يفتح و يغلق فترات  $\tau$ !

$\tau \uparrow$  : Hold time  $\downarrow \rightarrow$  نقرب من شكل sine  
لازم  $\tau$  ح تقل علشان شوف شكل Sample

clock frequency unit :

Controls  $T_s$  &  $f_s$  of Pulse train

$f_s \uparrow$  : no. of samples  $\uparrow \rightarrow$  نقرب من شكل sine

LPF circuits :

for signal recovery

more pure sine  $\leftarrow$  يمكن استخدم أكثر لـ LPF





## Very important:

1. لو amplitude كمان بالإشارة حمله clipping  
ده معناه أن amplitude خارج dynamic range  
→  $+V_{cc}$ ,  $-V_{cc}$

2. لو وصل Distortion في شكل الإشارة ضرور  $f_s$   
حيث  $f_s \gg 2f_m$

3. لو (input signal) عبارة عن Rect

هنا output بعد LPF عبارة عن Sine wave

لأن Rect عبارة عن إشارة جبرية (harmonics)  
but LPF selects harmonic in B.W only





## II Sample - hold

خطوات التجربة :-

- 1- يتم معايرة (Function generator) على Sine wave  
Range : 200
- 2- (Probe) الخارج من (F.G) يرفق بـ :  
 1- الطرف الموجب  $\rightarrow$  input  
 2- الطرف الآخر  $\rightarrow$  GND الخاص بال module
- 3- (Sampled signal) يتم توصيله بـ LPF لـ استرجاع Sine wave
- 4- output الخاص بال LPF يتم توصيله بالمعرف الموجب بـ probe 2 موصل بـ oscilloscope
- 5- الطرف الآخر GND الخاص بـ probe 2 يتم توصيله بالـ GND الخاص بال module

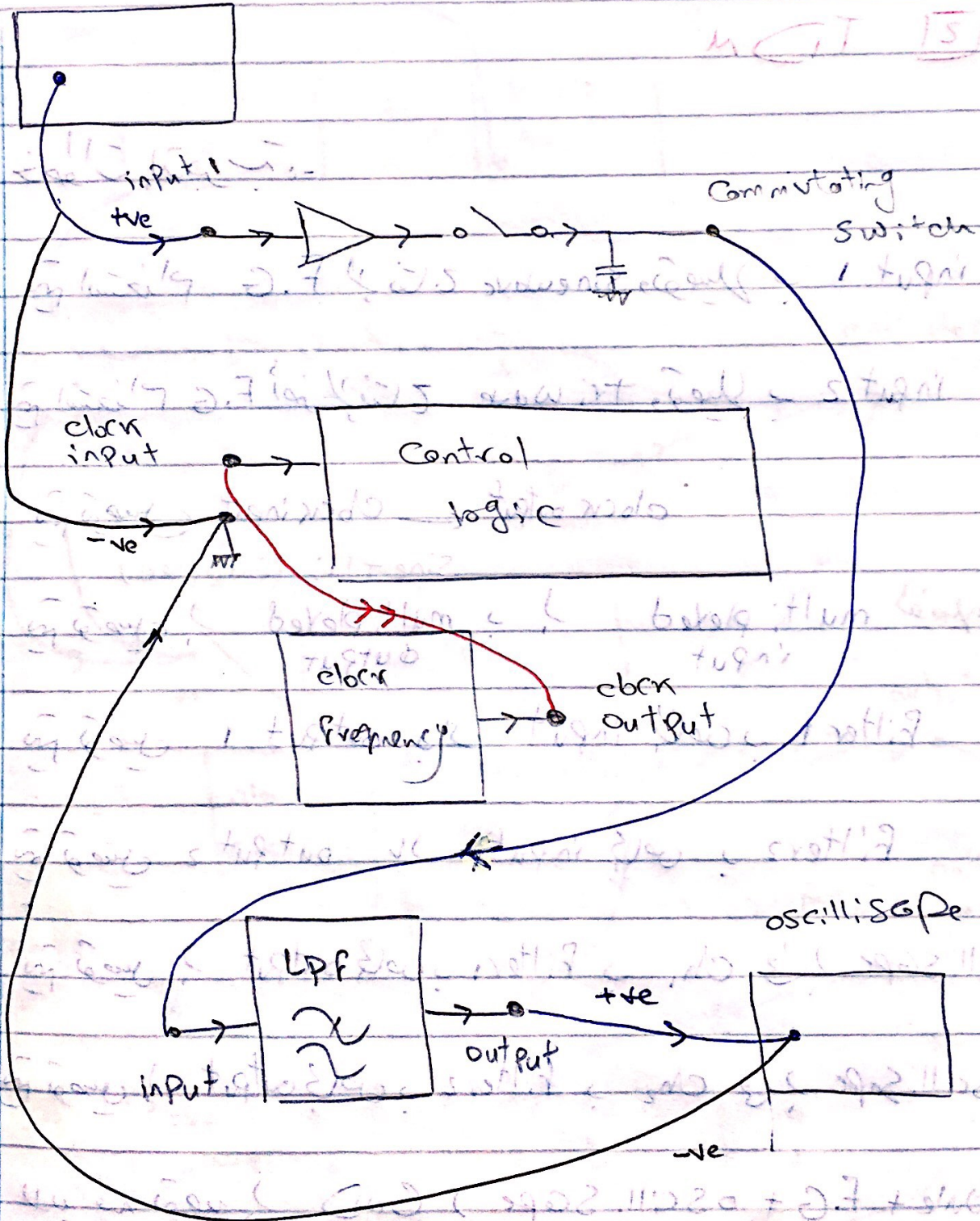
clock input  $\rightarrow$  clock output

Don't forget ^^





## Function Generator





## [2] TDM

خطوات التجربة :-

١- يتم استخدام F.G لإنتاج Sine wave وتوصيل ب Input 1

٢- يتم استخدام F.G آخر لإنتاج Tri wave وتوصيل ب Input 2

٣- يتم توصيل clock input ← clock output  
Sine + tri: (Sampled)

٤- يتم توصيل multiplexed input ب multiplexed output

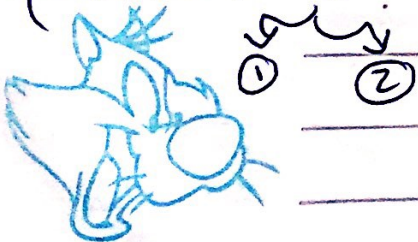
٥- يتم توصيل output 1 بال input الخاص ب Filter 1

٦- يتم توصيل output 2 بال input الخاص ب Filter 2

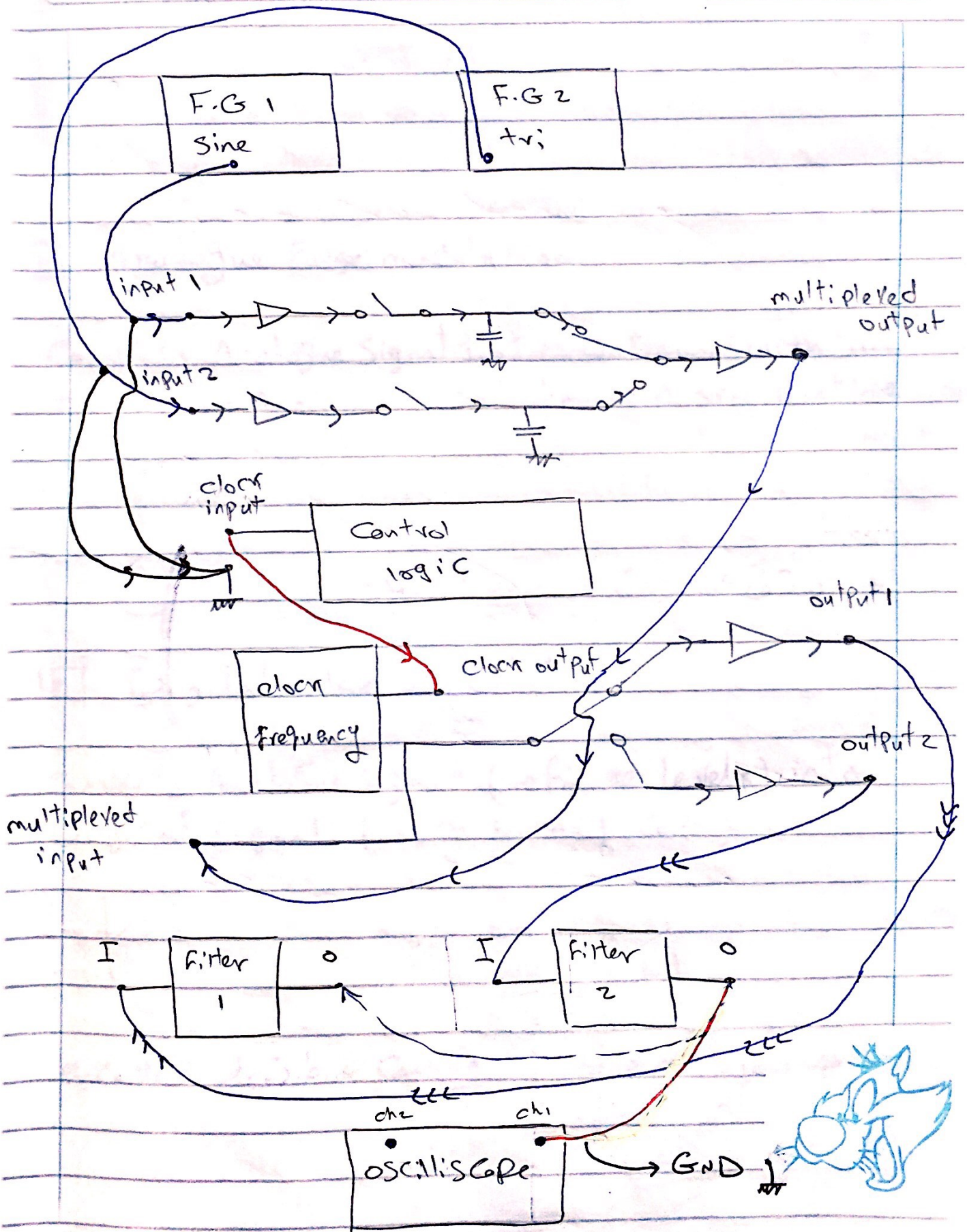
٧- يتم توصيل output الخاص ب Filter 1 ب ch<sub>1</sub> في Oscilloscope

٨- يتم توصيل output الخاص ب Filter 2 ب ch<sub>2</sub> في Oscilloscope

٩- لابد من توصيل (module + F.G + Oscilloscope) ب GND









lab (2)

24/2/2019

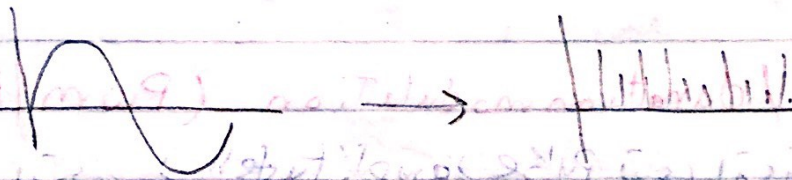
## P T M

Pulse time modulation

Pulse modulation :-

## I Analogue Pulse modulation

Converts Analogue Signal that is continuous with time to another Analogue Signal that is discrete in time



# بنقطة غير متصلة (Quantizer)

## II Digital Pulse modulation

Converts Analogue Signal (infinite levels) into Digital Signal (with binary code)



(Code)

# بنقطة اي حصة , Coding غير متقطع , encoder





2/05/2022

(5) 10/1

## For Analogue Pulse modulation

### ① Pulse Amplitude modulation (PAM)

يتميز  $\rightarrow$  amplitude الخاص بار Samples ، تبعاً لتغير  $f(t)$  amplitude الخاص بار  $f(t)$

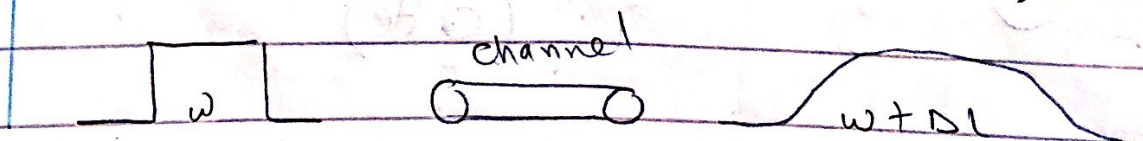
محدودية  $\rightarrow$  قد يمكن أن تؤثر  $\rightarrow$  noise على  $\rightarrow$  amplitude الخاص بار Samples  
وبالتالي  $\rightarrow$  distortion  $\rightarrow$  إشارة مستقبلة في  $R_x$

### ② Pulse width / duration modulation (PWM/PDM)

يتميز  $\rightarrow$  width الخاص بار Pulse تبعاً لتغير ارتفاع  $\rightarrow$  Pulses  
في  $\rightarrow$  (PAM)

محدودية  $\rightarrow$  إذا زاد  $\rightarrow$  width الخاص بار Pulse سعة ، فهذا يؤدي  
إلى تقليل  $\rightarrow$  Power الخاصة بار Signal ، وبالتالي قد  
تضيع الإشارة  $\rightarrow$  noise عند  $R_x$

③ قد يحدث  $\rightarrow$  Channel dispersion ، إشارة ، مما يؤدي  
لتغير  $\rightarrow$  width الخاص بار Pulse فيحدث distortion  
لإشارة المرسله عند  $R_x$





### ③ Pulse Position modulation (PPM)

يتم تغيير موضع (Pulses) بناءً على negative edge، خاصة بـ PDM (أو Positive edge تغييراً بسيطاً) ويتم تحويل على Pulses بـ width ثابت ولكن موضع متغير

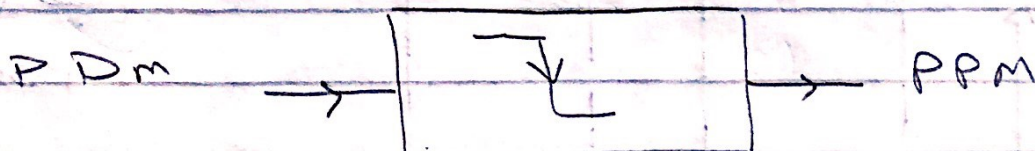
- PDM + PPM → Pulse time modulation  
زمني بأكثر من (Ts) time

- PAM → Sampling stage:

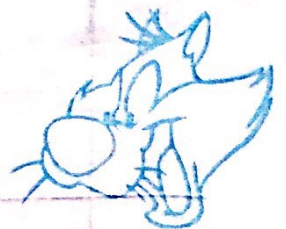
يتم استخدام mono stable multivibrator

للتحويل على PPM من خلال PDM

حيث يقوم بإنتاج one Pulse لكل حافة (negative edge) من PDM، فنحصل على PPM في المخرجات



monostable multivibrator





$f(t)$ 

Analogue

Signal

 $c(t)$ 

Pulse train

أقد اعتر في Amp. و

Position و  $T_s$ 

PAM

الارتفاع حسب  $f(t)$ 

PDM

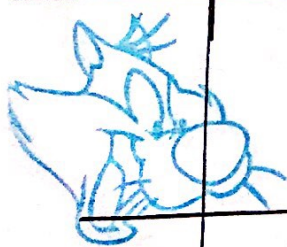
width حسب الارتفاع

في PAM

PPM

position حسب

في PDM





Subject

موضوع الدرس

Date

التاريخ

(10/10/2021)

PAM, PDM, PPM (Comparison)

	PAM	PDM	PPM
Amplitude	Variable	Const.	Const.
width	Const.	Variable	Const.
Position	Const.	Const.	Variable

Clock &amp; Generator: The same frequency (T) to the both generators

V<sub>r</sub> : Reference level

Generator:

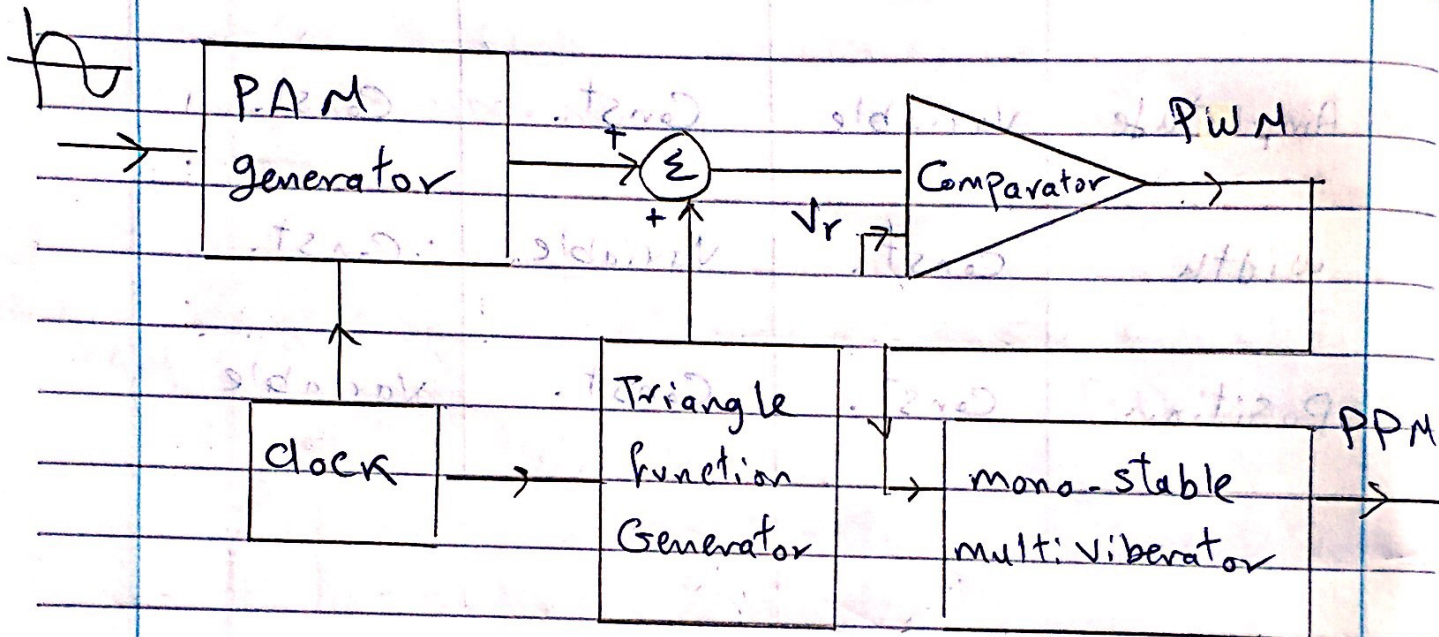
V<sub>r</sub> & PAM: The same frequency (T) to the both generators

$V_r = 10V$   
 $V_r = 10V$   
 $V_r = 10V$





## PWM & PPM modulation (Generation)



Clock : Generates the same frequency ( $T_s$ ) to the both generators

$V_r$  : Reference level

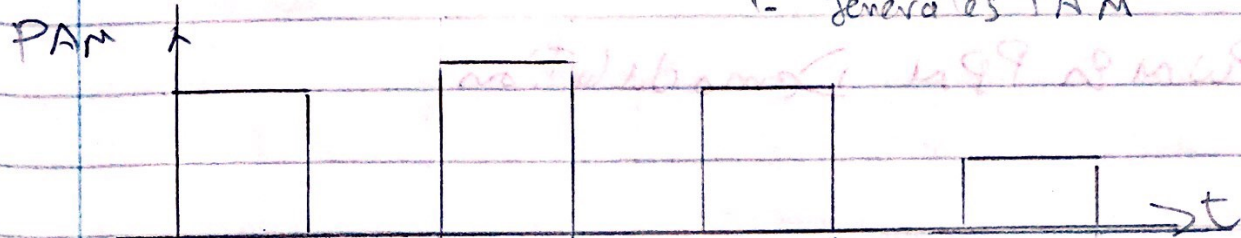
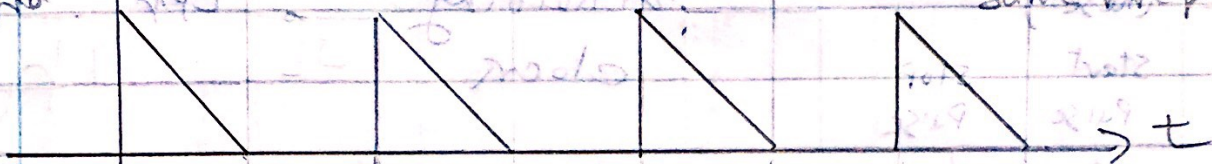
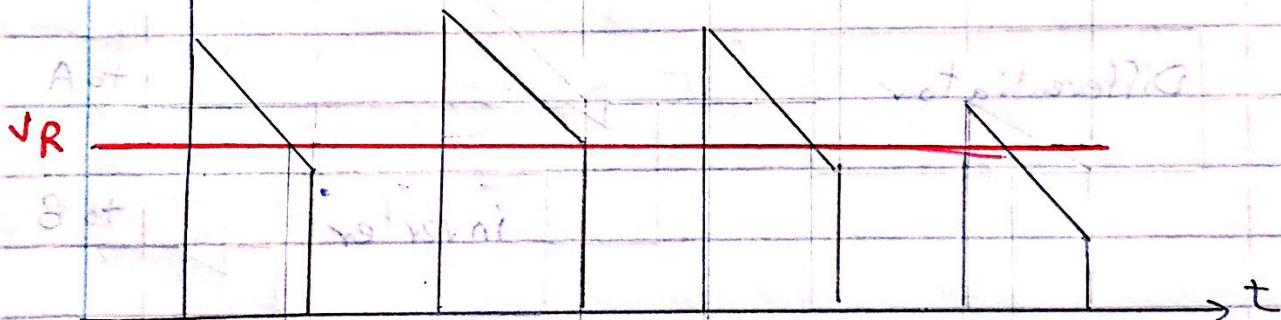
Comparator :

يقارن بين  $V_r$  level الذي جاء به بعد PAM مع  $V_r$  ثم ينتج Pulses لير width مختلف

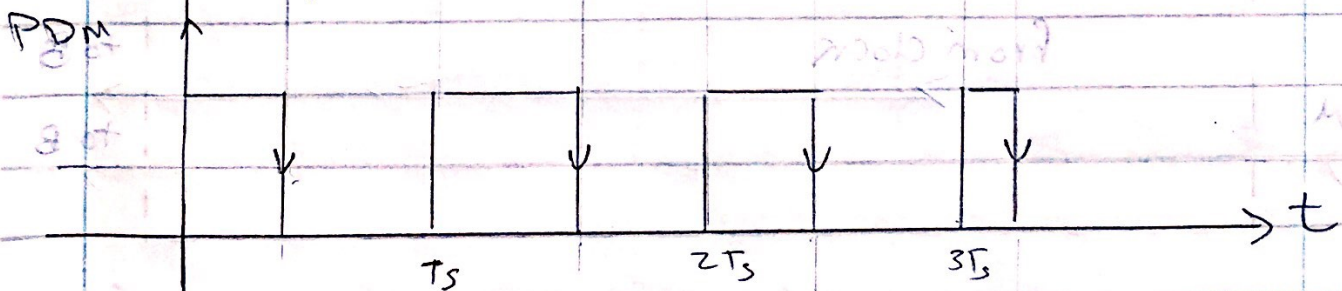
# أيضا، قيمة  $V_r$  يكون مناسب لجميع Pulses بحيث لا يحدث loss زنى أو زيادة في Signal إذا كانت قيمة  $V_r$  كبيرة نسبياً  
وممكن أن نأخذ لتكبير Amp. of Pulses لتناسب قيمة  $V_r$



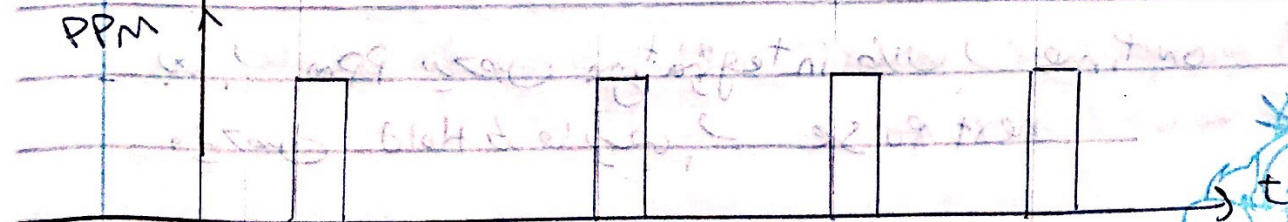
1- generates PAM

Ramp  
Signal2- add ramp signal with the  
same time3- use a suitable  $V_r$ we can amplify the Amplitude of pulses if  $V_r$  is  $\uparrow$ 

PDM



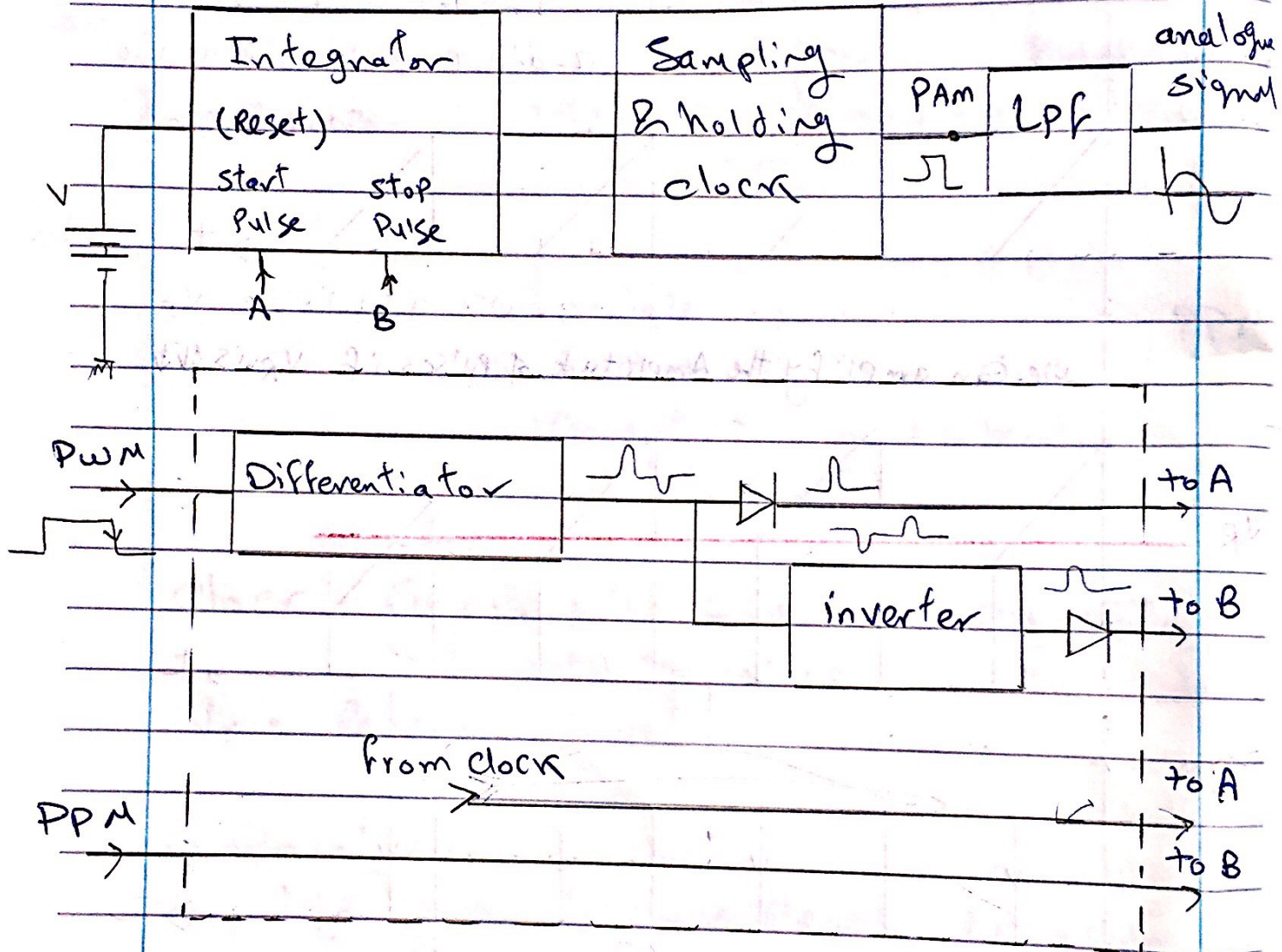
PPM



pulses occurs at -ve edge



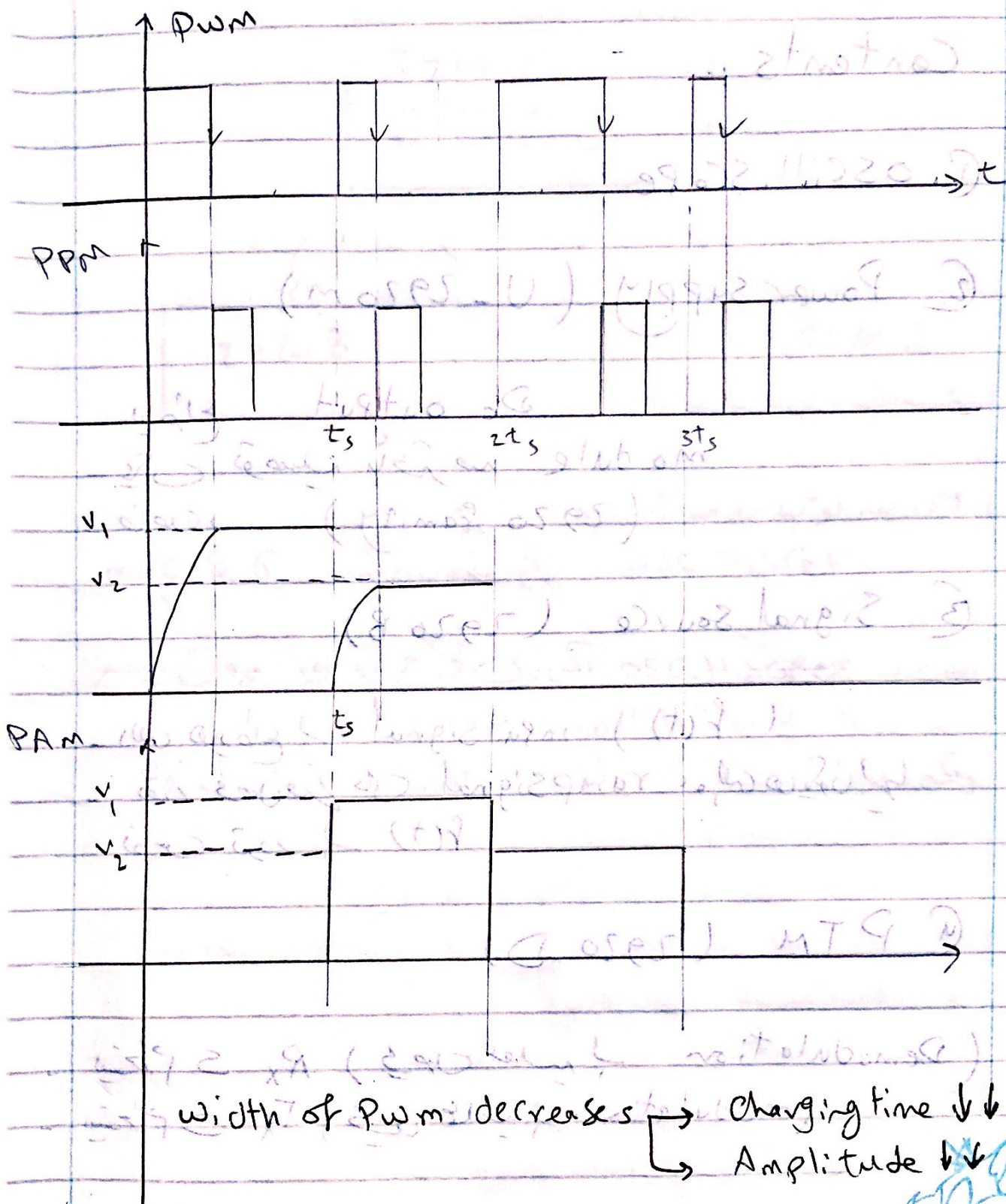
## PWM & PPM Demodulation



on time / Charging / next Pulse / Hold / stop

نصف الزمن  $t_c$  / نصف الزمن  $t_h$  / (Charging + Hold)





فقد، لئلا يفقد، فتنير،  $\leftarrow$  hold، فتنير،  $\leftarrow$  charging + Hold  $\rightarrow$  Const at  $t_s$



lab

Contents :

① oscilloscope

② Power supply (U-2920M)

- بيم'لع  
 - يمكن توصيل بآئره module  
 - فاصلة (2920 family)

③ Signal source (2920B)

- اللى هيرطاع input signal  $f(t)$   
 - نقدر نخصه على ramp signal، و اللى هيكون ليه  
 - نفس تردد  $f(t)$

④ PTM (2920D)

- سيختم  $R_x$  (يخص عليه Demodulation)  
 - سيختم  $T_x$  (يخص عليه modulation)



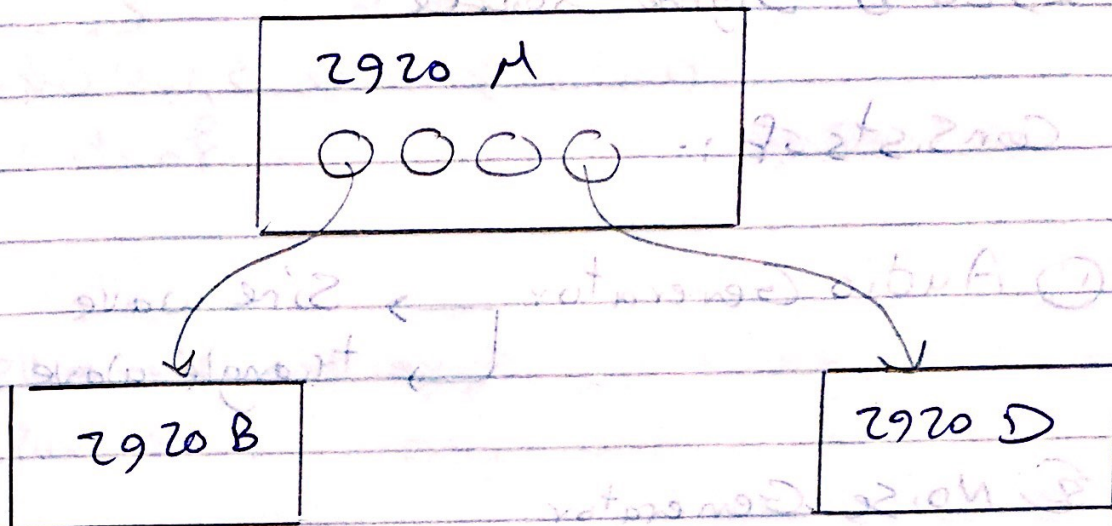


Subject

موضوع الدرس

Date

التاريخ



\* لابد من توصيل نقطة GND بين module C , module D , oscilloscope

\* ستحتاج إلى oscilloscope لتكثيف كترج بعد كل مرحلة في modulation Process ، وتكثيف كترج output بعد عملية demodulation





## 2920 B Signal Source

دالة مخرج (function generator) هي

Consists of :-

① Audio Generator → Sine wave  
triangle wave

② Noise Generator

③ Ramp Generator →

④  $\text{clk} \times 8$  → amplitude clock  
سعة مخرج إنتاج clock (تغير بمقدار 8 مرات)

⑤ Sockets  
to control amplitude of generated waves

⑥ Frequency Selector  
selects frequency of generated ramp and clocks

⑦ Signal generator  
generates Square signals with freq  
from 1KHz ~ 2MHz (fixed nodes)





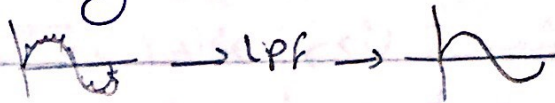
## 2920 D PTM

Consists of :-

## A) The Transmitter

① LPF

eliminate any coming noise and produce Pure sine



② Sample &amp; hold

Produce PAM

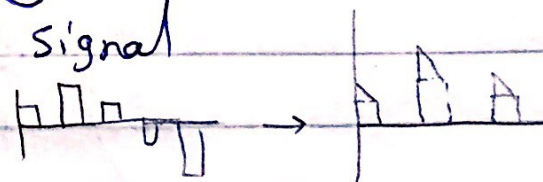
كلما زاد تردد  $\rightarrow$  clock pulse ، يصعب رؤية samples  
 لانه عدد samples هيزن بكثرة وبالتالي يقدّر شكل samples  
 عبر sine wave

لذلك يجب تقليل تردد clock لرؤية samples بوضوح

A diagram showing a sine wave input to a sample and hold circuit. The output is a PAM signal, which is a series of horizontal pulses whose heights correspond to the amplitude of the sine wave at the sampling instants.

③ Summation Point ⑤

adds PAM + Ramp signal



④ Comparator

Compares input with Threshold voltage

 $\rightarrow$  Ramp + PAM

and produces PDM





# Comparator has internal threshold which is uncontrollable

if  $V_{th} > \text{input} \rightarrow$  increase amplitude of Ramp

if  $V_{th} < \text{input} \rightarrow$  produce PDM

with pulse width  $\uparrow$

(5) Converter

(is a monostable multivibrator)

produce PPM at every edge of PDM

PPM  $\rightarrow$  pulses with constant width





## B) The Receiver

Consists of :-

### ① Limiter

يسهل أي noise يمكن توجده في PPM  
لأنه بالنسبة لأي Pulse، طمأ هناك width  
فهذا يعتبر أنه signal موجود، وأي noise يتم إغناؤه

### ② R.S. FIF

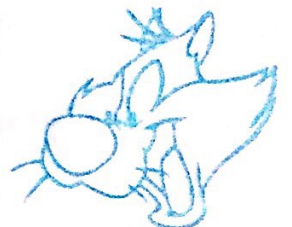
Demodulator block

Converts PPM & PDM back into PAM

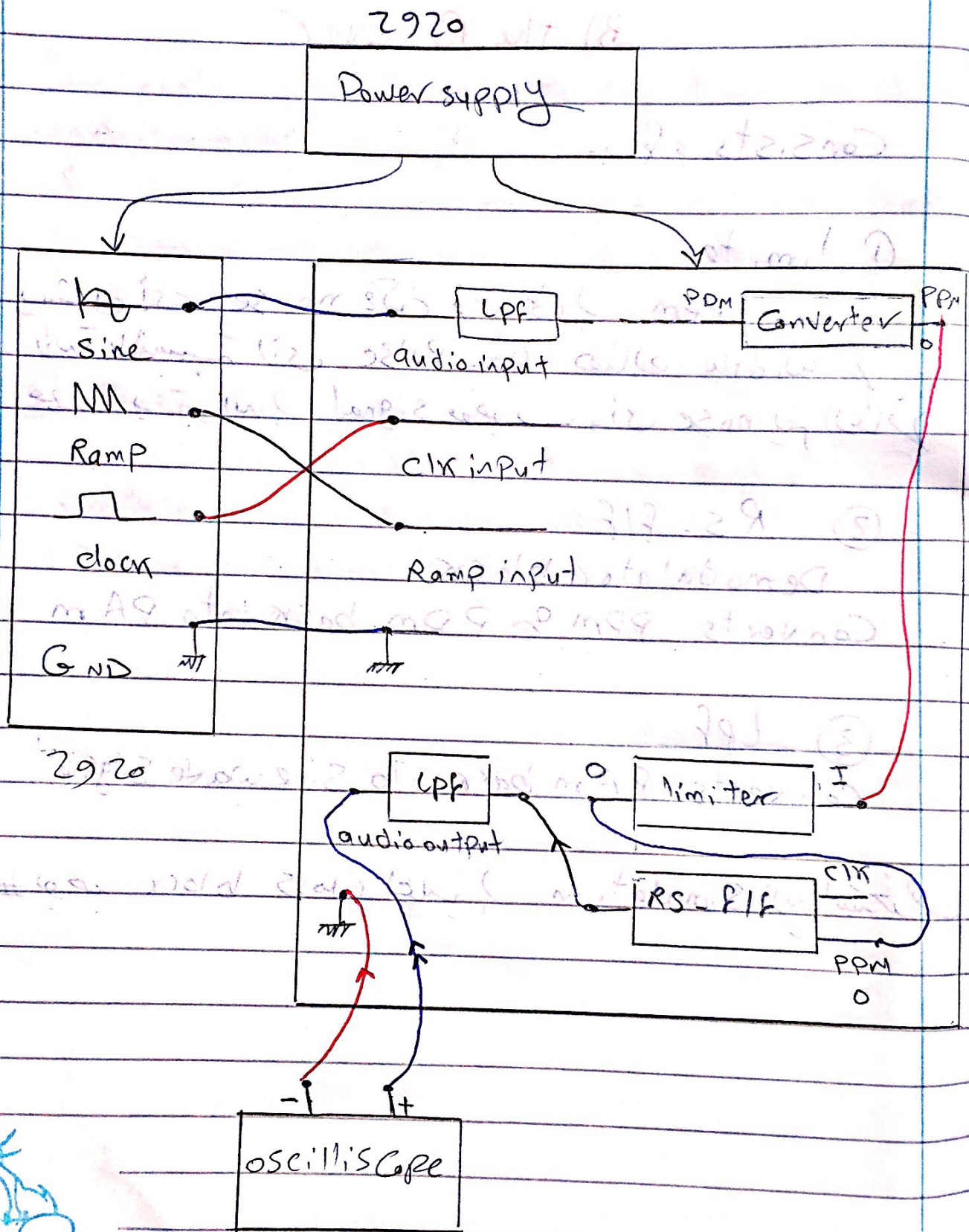
### ③ LPF

Converts PAM back into Sine wave signal

# نوجه block كامل للتحليل، Simulation لا يتم استخدامه









Subject

موضوع الدرس

Date

التاريخ

# إذا لم تظهر ال Sine wave بعد عملية modulation :-

① نراجع توصيل Power Supply مع modules

② نأخذ في amplitude في ص بار Sine wave

③ لا نوصّل clock مع Rs-F1f



lab (3)

12/3/2015

## Digital Pulse modulation

## Pulse modulation

analog

Digital

- PAM (Sampling)

- PTM  $\rightarrow$  PWM $\rightarrow$  PPM

- PCM

- DPCM

- DM

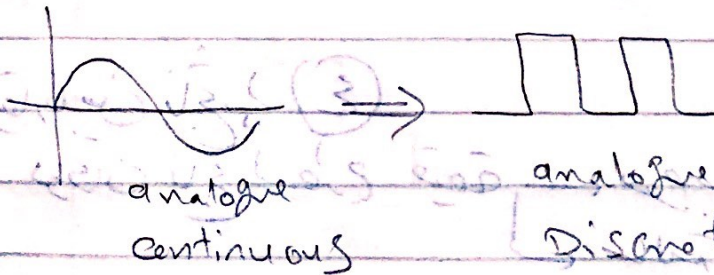
- ADM

- Sigma mod.

في حالة analogue

هو حالة أولية Digital

في نقوم بتحويل

analogue Signal (Continuous  $\rightarrow$  Discrete)

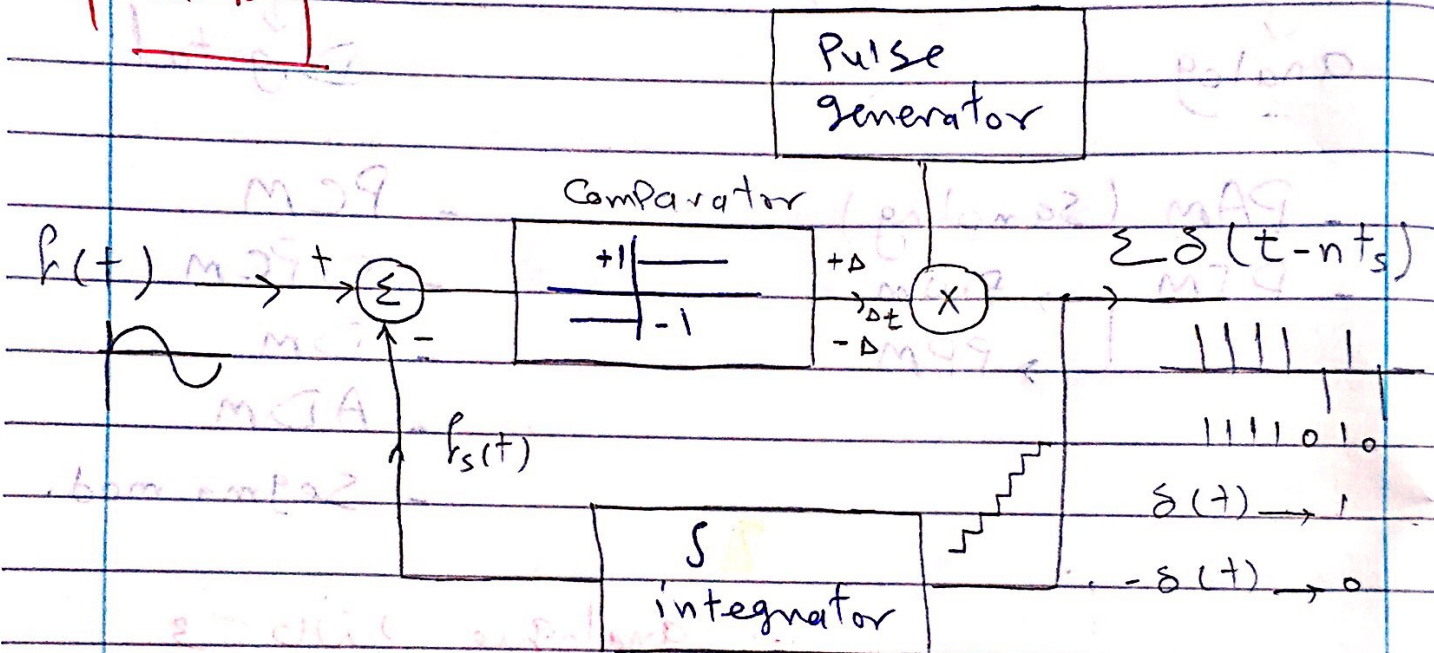
في حالة digital

نقوم في تحويل analogue الى Digital



# III Delta modulation (DM)

Tx :



② : input (مع feed back)  $f(t) - f_s(t)$

Comparator :

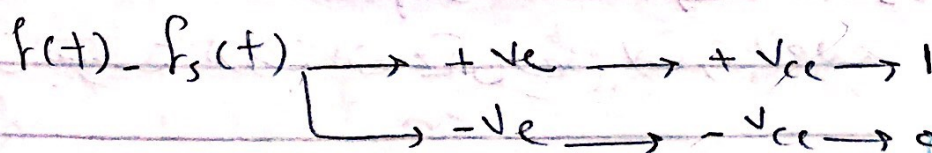
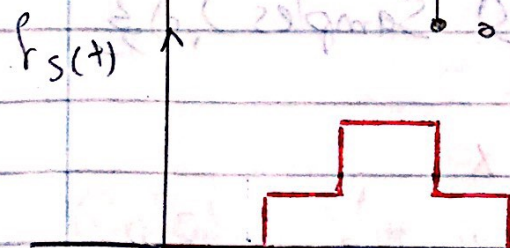
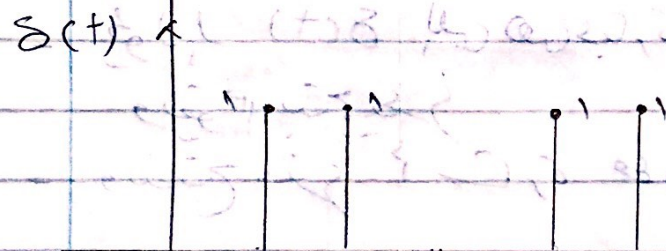
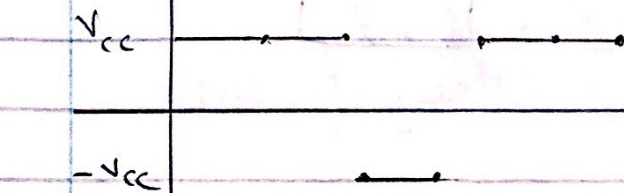
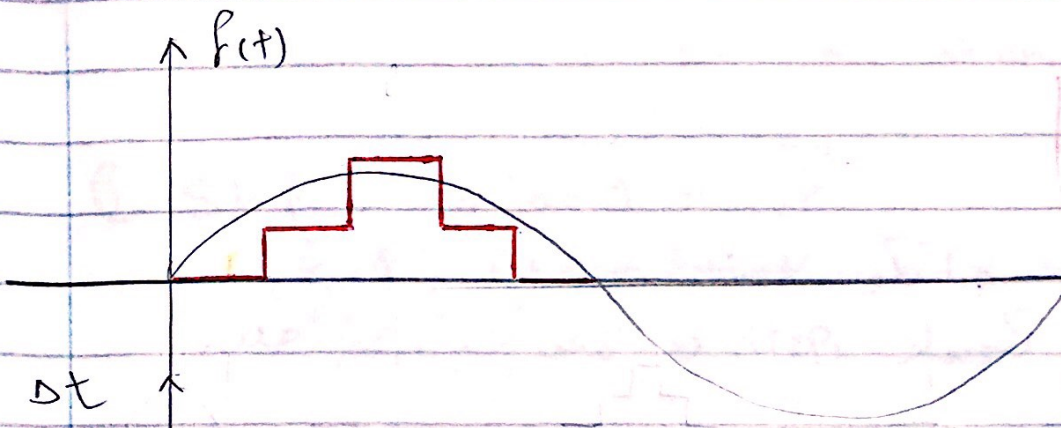
③ : مقارنة بين  $f(t)$  و  $f_s(t)$

نوعان ناتج لخرج قيمة  $(V_{cc}) + \Delta$  ← موجبة ← زحمة على  $(-V_{cc}) - \Delta$  ← سالبة ←

integrator : جمع  $\Delta + \Delta + \Delta$

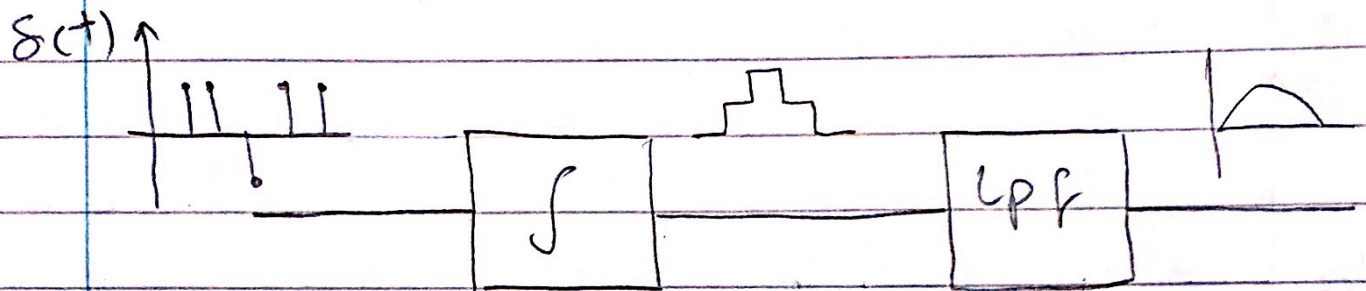








$R_{x:..}$



integrator :-

يحول  $s(t)$  إلى هي عبارة عن (0, 1) إلى steps ويقوم بتجميعها

وينتج عن ذلك إشارة عتوية Sampling (Samples)

Lpf :-

يحول (Samples) إلى pure signal

$f_s \downarrow \rightarrow \text{Distortion} \times$

هناك نسبة  $f_s(t) < f(t)$  ،

$f_s \uparrow \rightarrow \text{pure signal} \checkmark$

هناك نسبة سرعة لدرجة أنه يمكن زيادة الإشارة، لدرجة





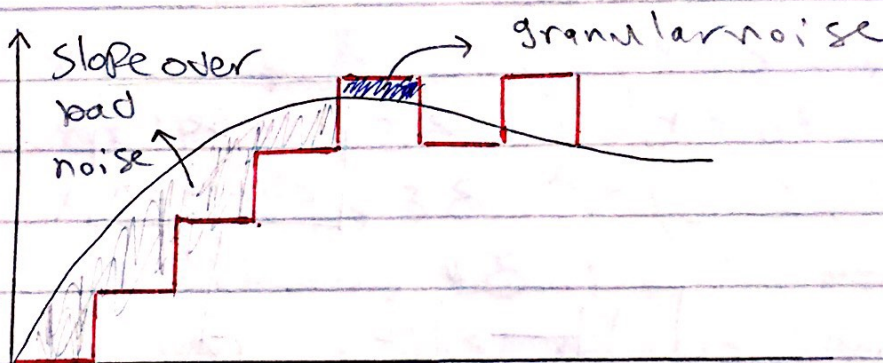
عند أبرز مشاكل هذا النوع :-

## ① Slope overload noise

وهو يحدث عندما تكون الإشارة سريعة ( $f_{in} \uparrow$ ) وبالنسبة تكون  $steps$  بعيدة عن الإشارة، يُظهر

## ② Granular noise

وهو يحدث عندما تكون الإشارة بطيئة ( $f_{in} \downarrow$ ) وبالنسبة يكون هناك فرق بين الإشارة وبين  $steps$



ونتم حل هذه المشكلة بعد طريقتين استخدام :-

## ① Adaptive Delta modulation (ADM)

تأخذ زخم  $track$  لل  $Signal$  في طريق زخم  
قيمة  $\Delta$  مع ثبات الإشارة

## ② Sigma Modulation

نقوم بتثبيت قيمة  $Step$  لكن مع زخم قيمة  
 $amplitude$ ، الخاص بـ  $input$

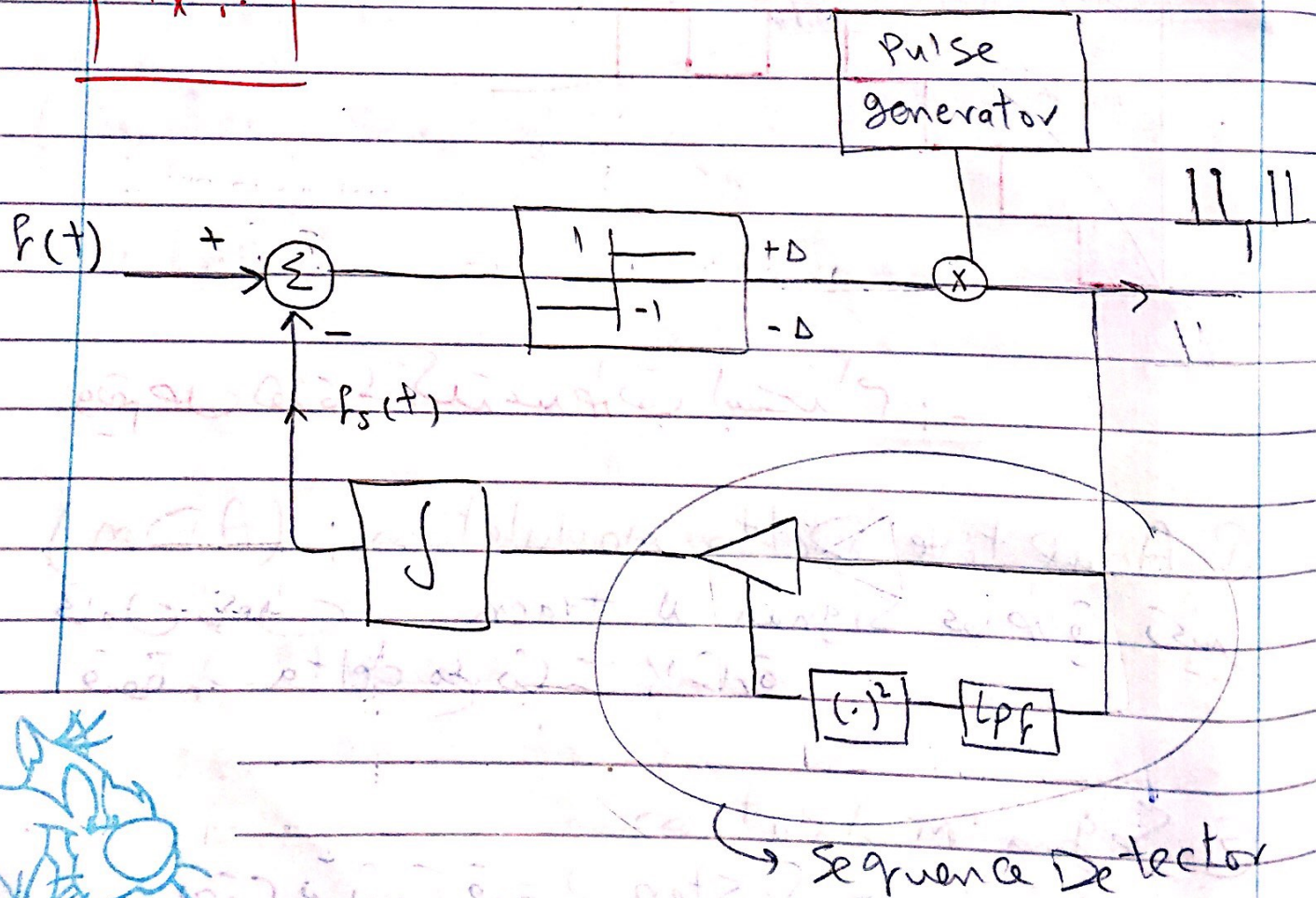


## 12 Adaptive Delta modulation

نقوم بتعديل حجم  $\Delta$  Step بحيث يتناسب مع سرعة  
 input فيسرع عمله  $\Delta$  tracking

low frequency  $\rightarrow$  small steps  
 High frequency  $\rightarrow$  large steps

$T_x$





## Sequence Detector :-

عدد خطوات محددة، لا متغيرة

Variable gain amplifier ← Gain متغير  
لقوم بتحديد قيمة  $\delta$  Steps بناءً على عدد الوحايه التي دافد

← ده اللي بيحدد عدد الوحايه  $(\cdot)^2$  Lpf

$$xx1 \rightarrow \delta$$

$$xx11 \rightarrow 2\delta$$

$$xx111 \rightarrow 3\delta$$

$$xx1111 \rightarrow 4\delta$$

$$xx0 \rightarrow -\delta$$

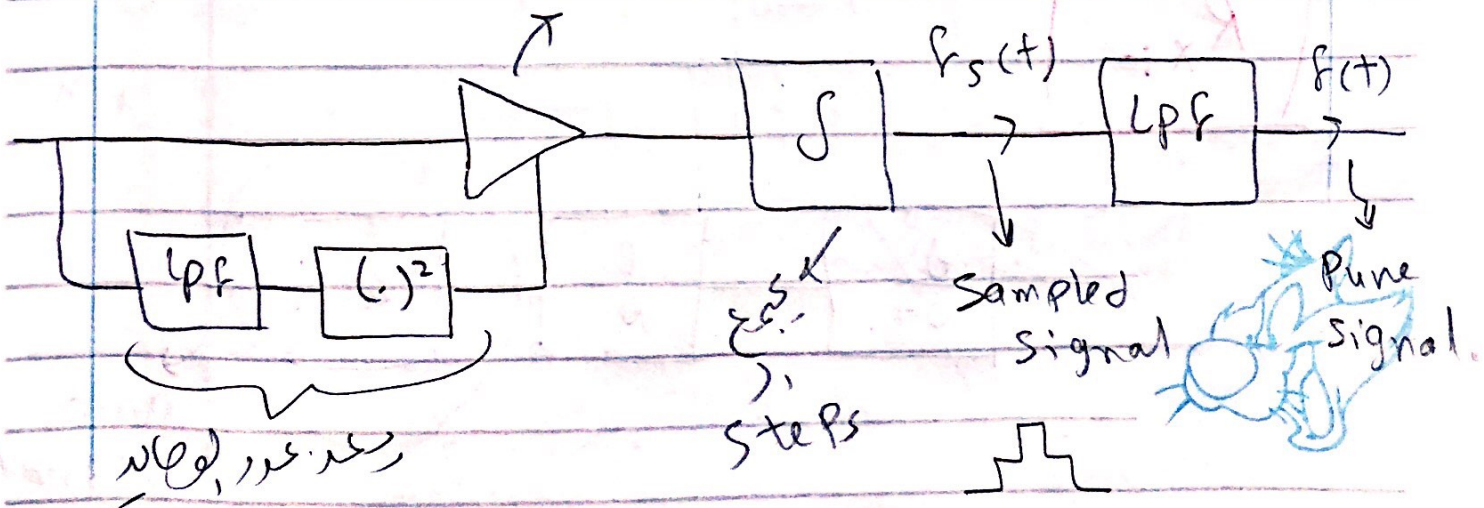
$$xx01 \rightarrow \frac{2}{3}\delta$$

إذا كانت القيمة متغيره

أو لو بتقن قيمة  $\delta$  في عدد الوحايه، إذا كانت قيمة  $\delta$

$R_x$

عدد قيمة Steps

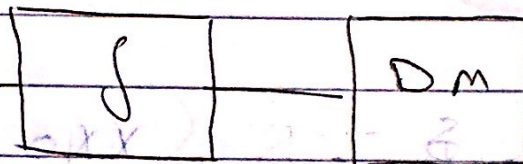




### 3 | Sigma Modulation

في هذا النوع نقوم بتغير قيمة (amplitude of input) مع نبأات قيمة (steps)

$T_x :-$

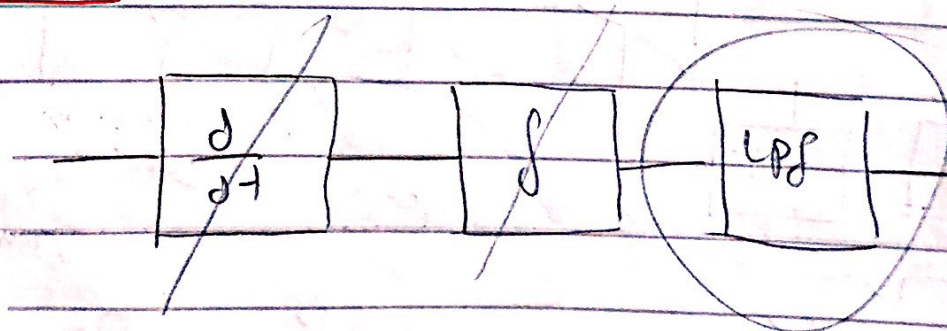


$$\int \sin 2\pi f t = \frac{-1}{2\pi f} \cos 2\pi f t$$

$f \uparrow$  : amplitude  $\downarrow$

$f \downarrow$  : amplitude  $\uparrow$

$R_x :-$



Pure  
Signal



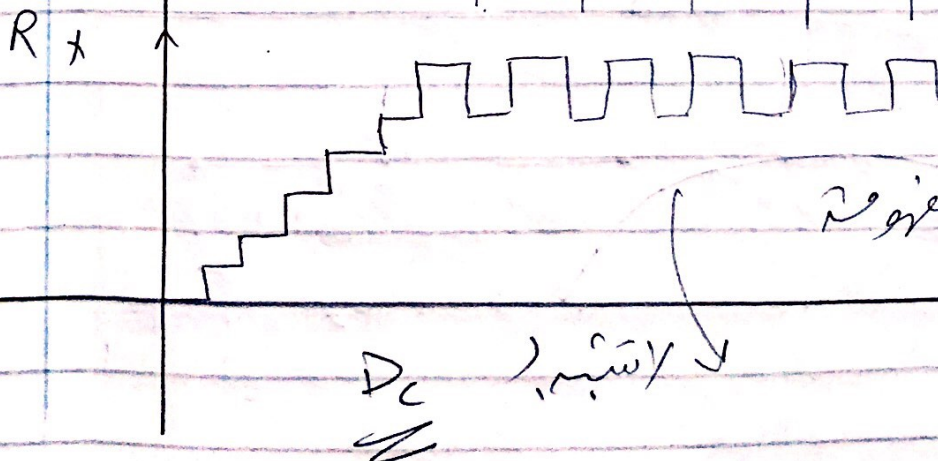
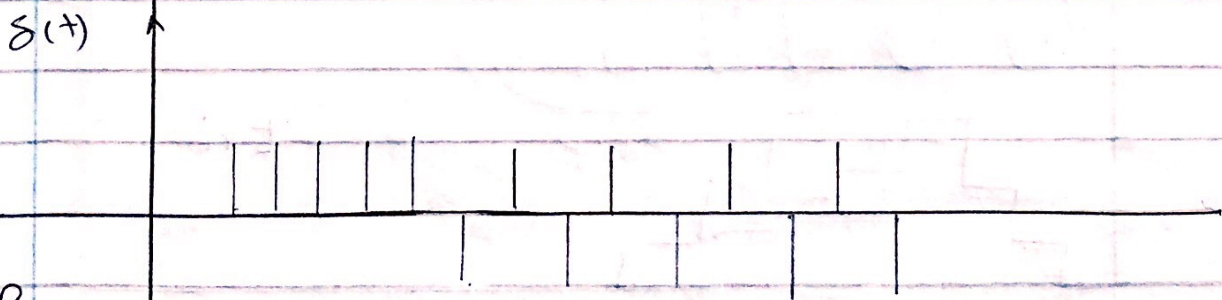
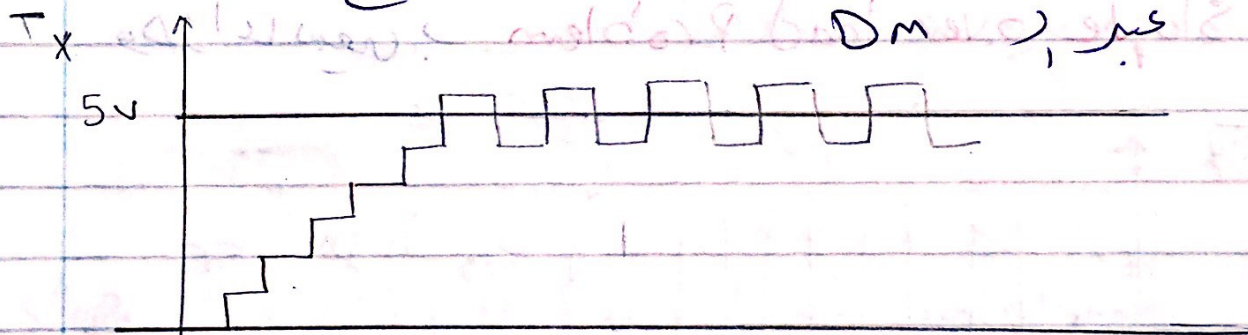
lab

III DM

Notes

إذا قمنا بزيادة Dc value مع input signal  $S$  فإن الإشارة غير مفهومة  $R_x$  سوف تظهر بعد  $R_x$  إشارة غير مفهومة

نلاحظ في  $Dc$  value لا تصاع ولا تنح  $DM$  عبر



إشارة غير مفهومة

لاستبصار  $Dc$



6/11

• إذا قمنا بزيادة قيمة  $f_{req}$  الخاص بـ input signal فإننا نحتاج Steps لتستطيع على tracking للإشارة

وبالتالي : فكل عند  $R_x$  على

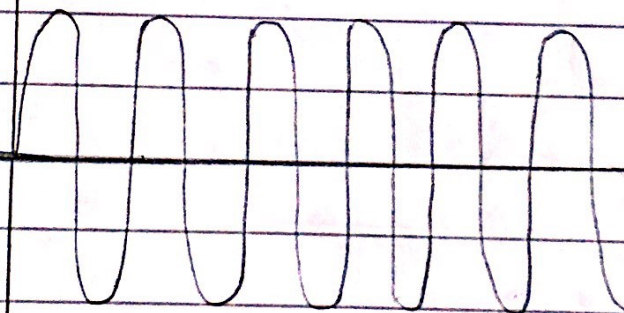
1- distorted signal  $f_{in} \uparrow \uparrow$

2- output signal but with phase shift

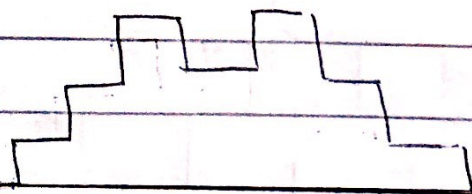
منه يلاحظ على نفس التردد، لكن أضافته في  $T_x$

وهذا يسمى **Slope overload Problem**

$T_x$

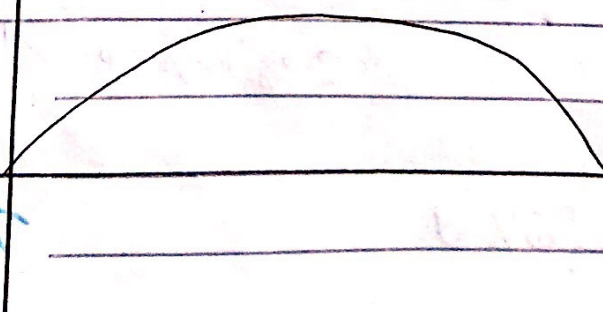


high freq



tri

$R_x$





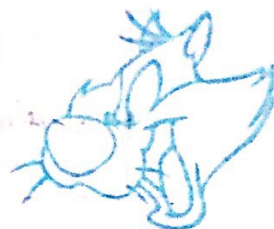
نَدِيْجَة لَزِيَادَة تَرْدَدِ input  $\uparrow$   $f_{in}$   
 فَيَاذِي Samples إِنْيَاثَة عَنَز مَدِ يَمَكِنُ أَنْ تَأْخُذَ  
 شَكْلَ  $tri$  ، وَلَيْتَ تَتَكَوَّنَ مَدِ عَدَدِ جَيْرَ حِدَّةٍ مَدِ  
 Harmonics

وَعِنْدَ  $R_x$  يَفْعُولُ  $lpf$  بِعَمَلِ  $limiting$  لَدِ  
 Harmonics وَيَسْمَحُ بِخَوَرِ تَرْدَدِ وَحِيدٍ

وَبِإِنْيَاثِي خُصَصَ عَلَى  $\sin$  اِيضًا (مِثْلَ input)  
 وَتَكُنْ بِتَرْدَدِ مُخْتَلَفٍ تَمَامًا

يُحَلِّقُ ←

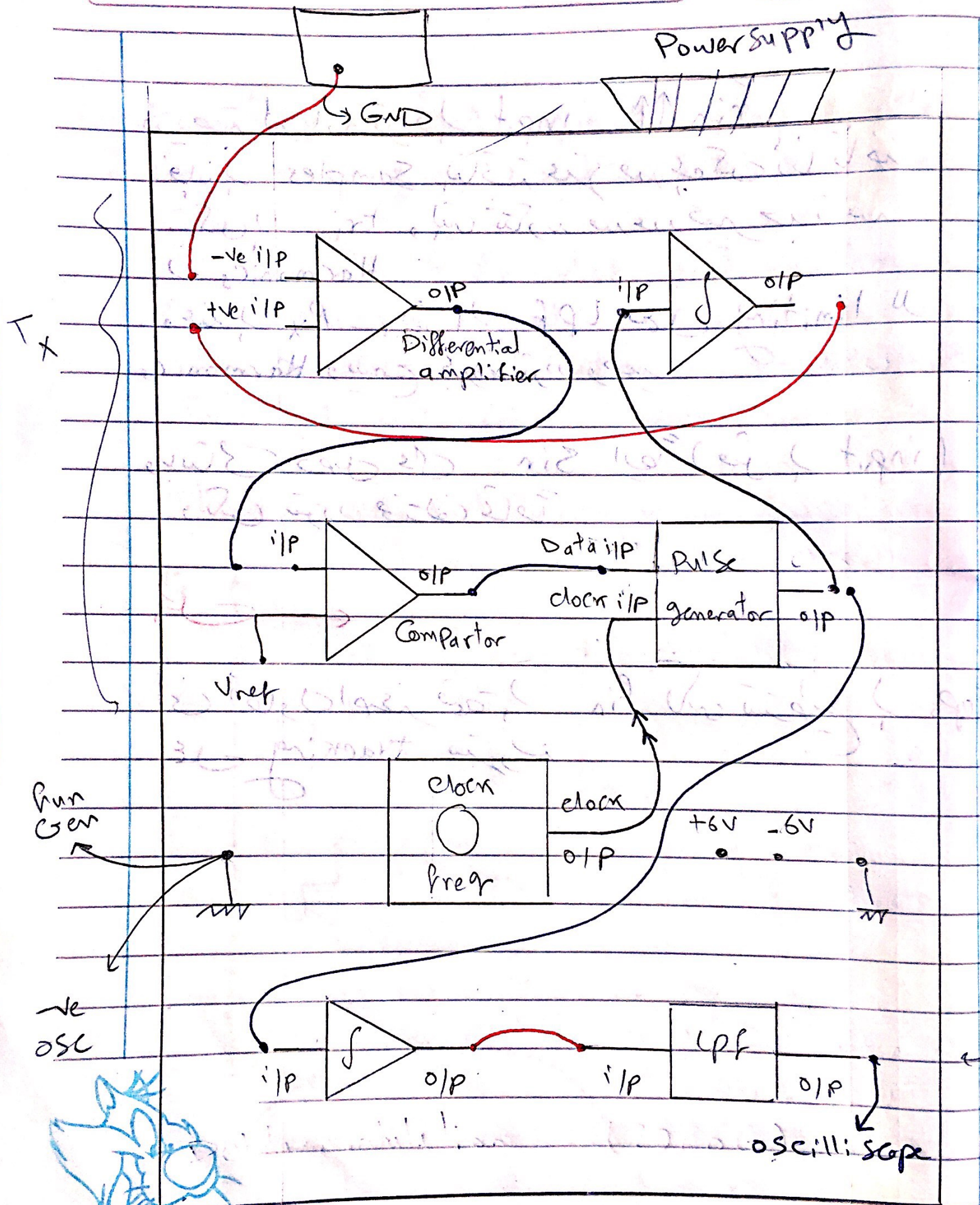
أَنْيَ أَهْوَ اِمْعَز قِيَمَةً  $f_{in}$  لَكِنِ تَسْتَطِيعُ  $steps$   
 عَلَى tracking سِتْرَوِيَّةً





DM

## function generator





Notes

- $+6V, -ve 6V \rightarrow$  for test

$+6V \rightarrow -S$

$-6V \rightarrow +S$

- -ve input Differential amplifier module

-ve Diff amp  $\xrightarrow{\text{موصول}}$  -ve integrator



\*  $T_x$

Function generator  $\rightarrow f(t) \rightarrow$  -ve Diff amp

+ve Diff amp  $\rightarrow$  integrator output

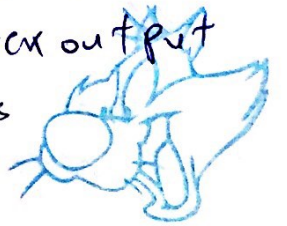
integrator input  $\rightarrow$  Pulse generator output

Diff amp output  $\rightarrow$  Comparator input

Comparator output  $\rightarrow$  Data input of Pulse generator

Clock input of Pulse generator  $\rightarrow$  clock output

$\rightarrow$   $t_s$   $\rightarrow$   $t_{s+1}$





نثبت  $GND$  في  $oscilloscope$  مع  $GND$   
 في  $module$   $GND$  في  $Run Gen$   
 نشوف كترج باستخدام  $+ve$  (بتاع  $osc$ ) عند كل مرة  
 بعد  $Diff amp$  إشارة عكسية (الفرق)

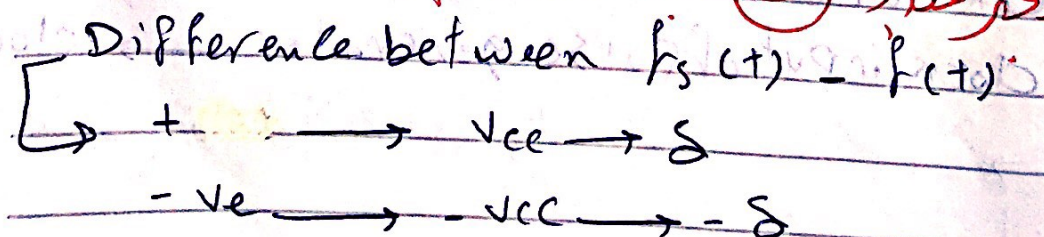
بعد  $Comparator$   $+V_{cc}$  و  $-V_{cc}$   
 وتكون عرض  $pulses$  مختلف، وإن كل مرة يستمر  
 الفرق بين  $feedback$   $f(t)$

بعد  $Pulse generator$   $Deltas$  (مجموعة من النبضات)

عند  $integrator$   $R_x$  مجموعة من  $samples$   
 على شكل  $(sin)$  فطور  $tracks$

بعد  $LPF$   $Sin$  (تكون ترددات يتوقف على  $f_{in}$ )

بغير عدد (5) **Differential Amplifier**





Subject

موضوع الدرس

Date

التاريخ

\* Rx

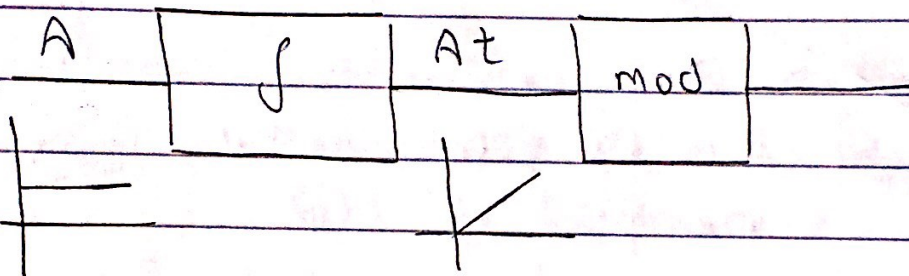
Pulse generator output  $\rightarrow$  integrator input  
integrator output  $\rightarrow$  LPF input  
LPF output  $\rightarrow$  oscilloscope 4ve



[2] Sigma mod.

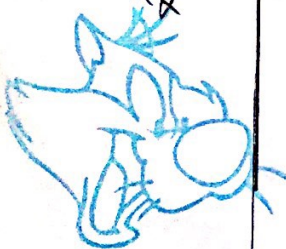
Notes:

هذا النوع يصلح للإرسال  
input & De value



$T_x$

$R_x$





• هذا النوع قاحل محل مشكلة **Slope over load**

$$\int \sin 2\pi ft = \int \frac{-1}{2\pi f} \cos 2\pi ft$$

يحتاج لزودت قيمة  $P_{reg}$  حايقة  $\uparrow$  amplitude  
واقدر اعلى tracking مسوول

ويكون ضلاله انه بزيادة هناك مطلقة  $\uparrow$  في محكوفة  
بار  $f_s$

$f_s \gg 2f_m$   
وب  $f_s$  يكون له Range حايقة  $\uparrow$  يتجاوزه



# Sigma mod.

Subject

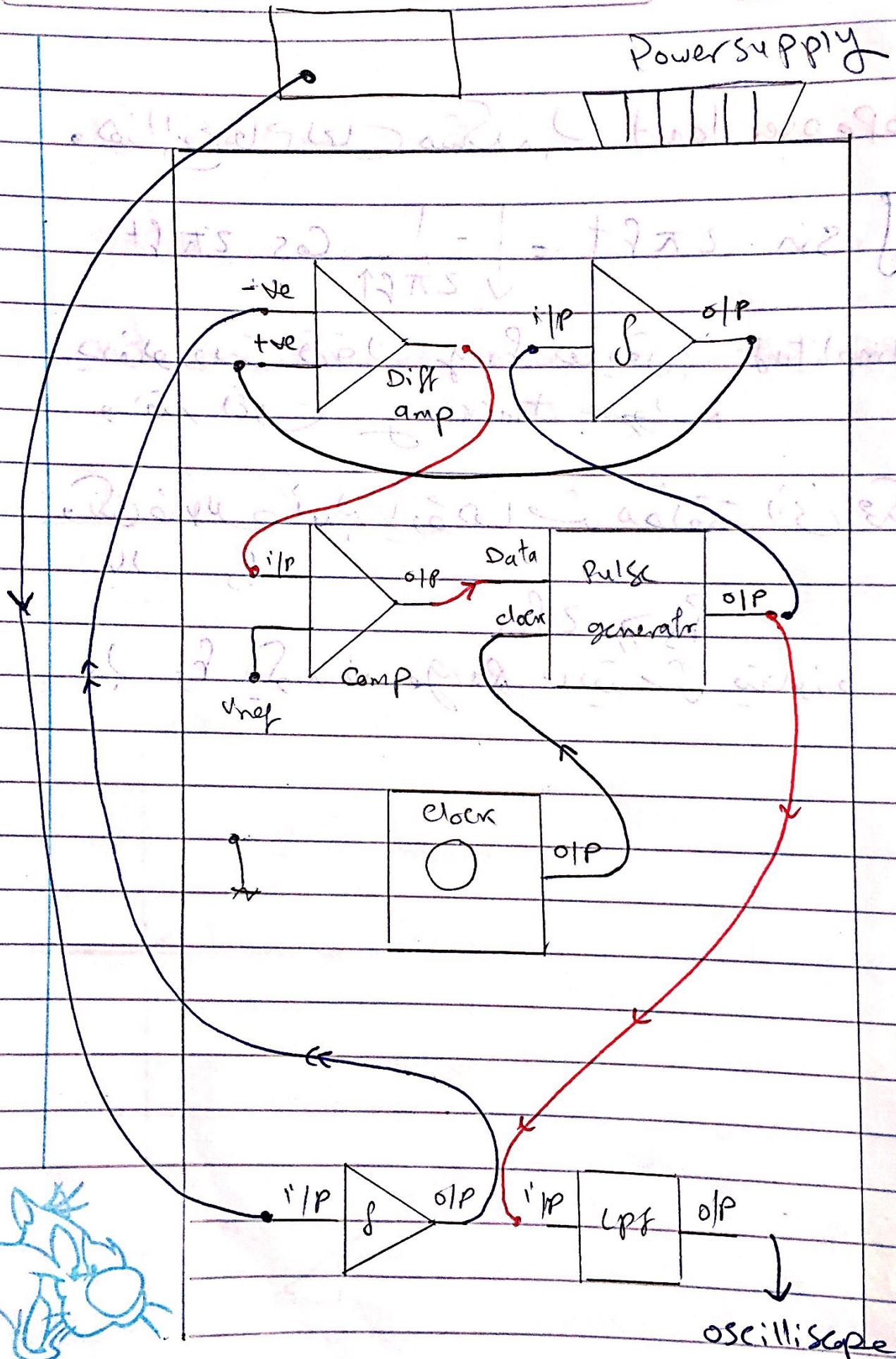
موضوع الدرس

Date

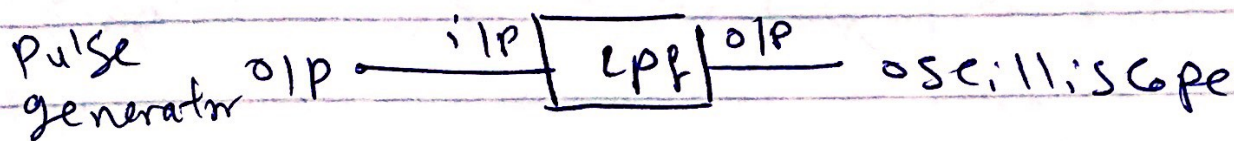
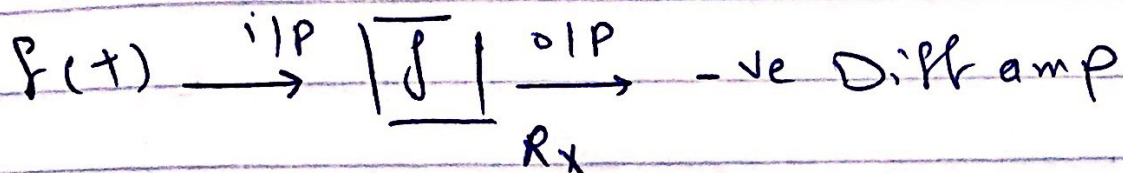
تاريخ

Function generator

Power supply







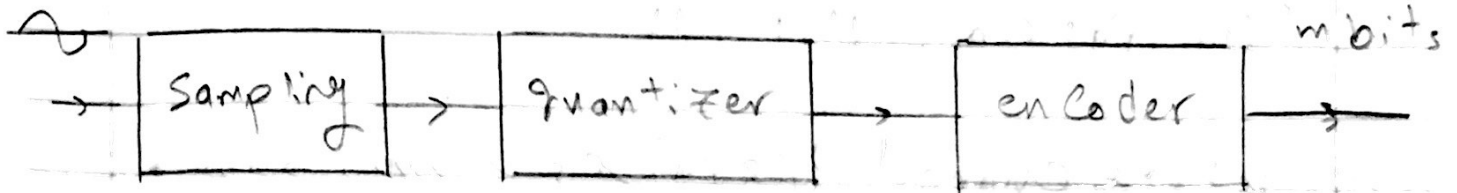
أدعى تسمى الإشارة في نفس التوصيل السابقة

*[Signature]*



lab (4)

# PCM Pulse Code Modulation



Note that

• زغير عن كل Sample بـ (m) bits

• تستخدم Serial transmission في نقل bits  
 • يعني ، bits ها عيش في Cable ← bit - bit

• Packet ← (m bits) نسق

• بوضع (header) مع Packet (لن Synchronization)  
 بين Tx و Rx (لن معرفة بداية ونهاية Packet)

3 bit  
 4 bit  
 Switch ← m bits  
 مع علامه  
 $M = 2^m$   
 no. of levels ← no. of bits

3 bits → 8 levels    4 bits → 16 levels





في 10،  $m = 4 \text{ bits}$

Syne. Pattern 1111 1111

نتيجة مرور Pulses في channel يمكن أن يكون

Spreading in time وبشكل شبيه في ISI



للتغلب على ISI سنحذف guard bits

عبارة عن 2 bits فيتم حذف [قبل وبعد كل Sample]



• Coded binary sequence of quantized sample:

00 ABCD 00 → guard bits

sample = 4 bits

00 ABCD 00 1111 1111

• Problems :: useful

① For  $m = 4$  Sample → 16 bits B.W ↑  
وبشكل مرفوع قدر استخراجه مع User في

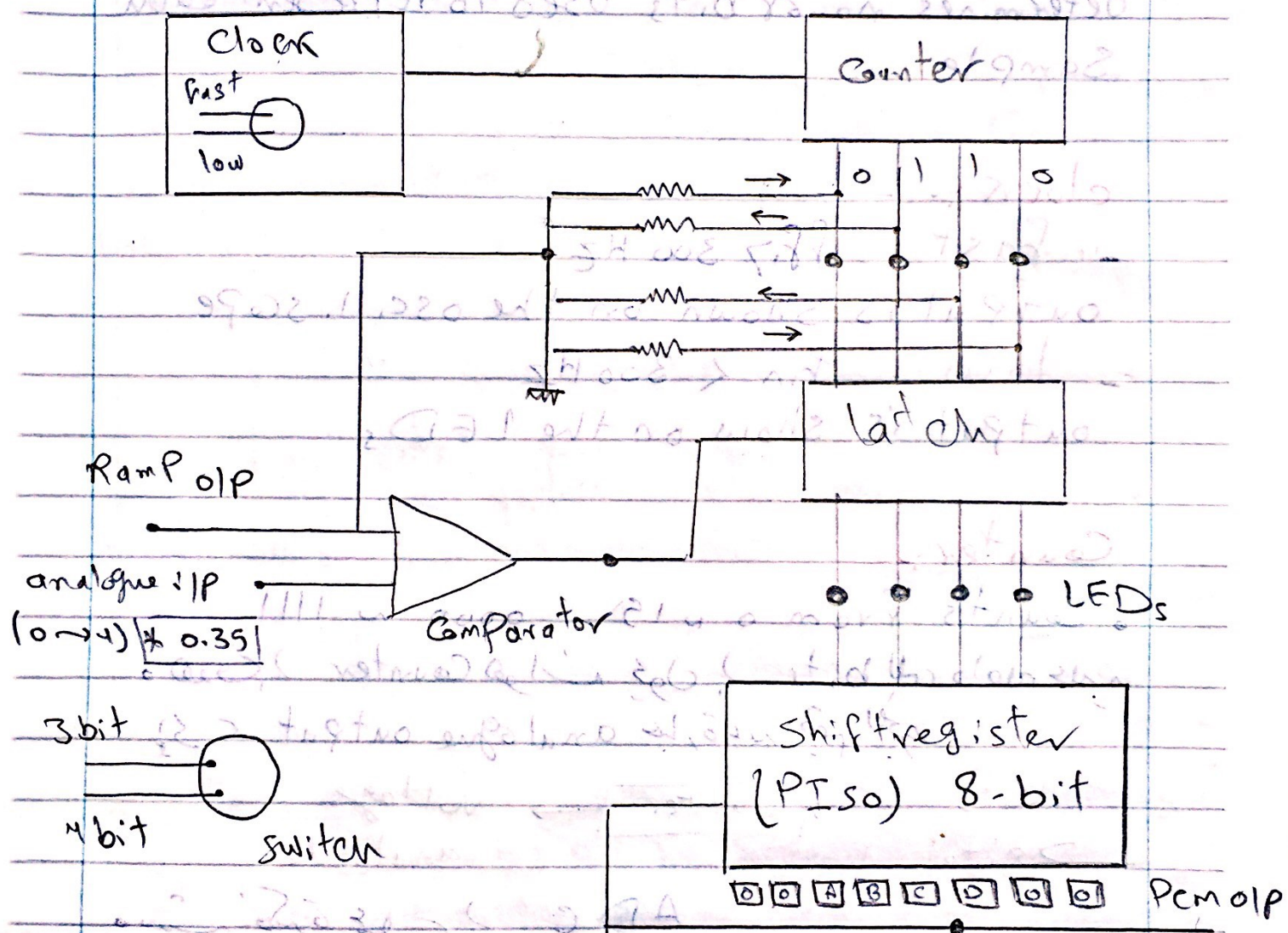
② Throughput [i.e. useful B.W] is "ABCD"

وهو معناه أن نوصي Sample عبرت عن 16 bits  
منها مستفيد عن 4 bits بس أعطيه في data  
والبقية من مستفيد





$T_x$





### Switch :-

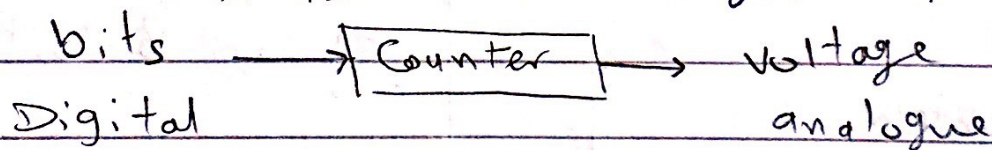
determines no. of bits used to represent each Sample

### clock :-

- Fast  $f_{in} > 300 \text{ Hz}$   
output is shown on the oscilloscope
- low  $f_{in} < 300 \text{ Hz}$   
output is shown on the LEDs

### Counter :-

- Counts from 0 to 15 0000 ~ 1111
- هدف (Counter) هو أن يحول bits إلى دالة على  
أي analogue output، على أنه رقم ثنائي



• سبب فكرة عمل ADC

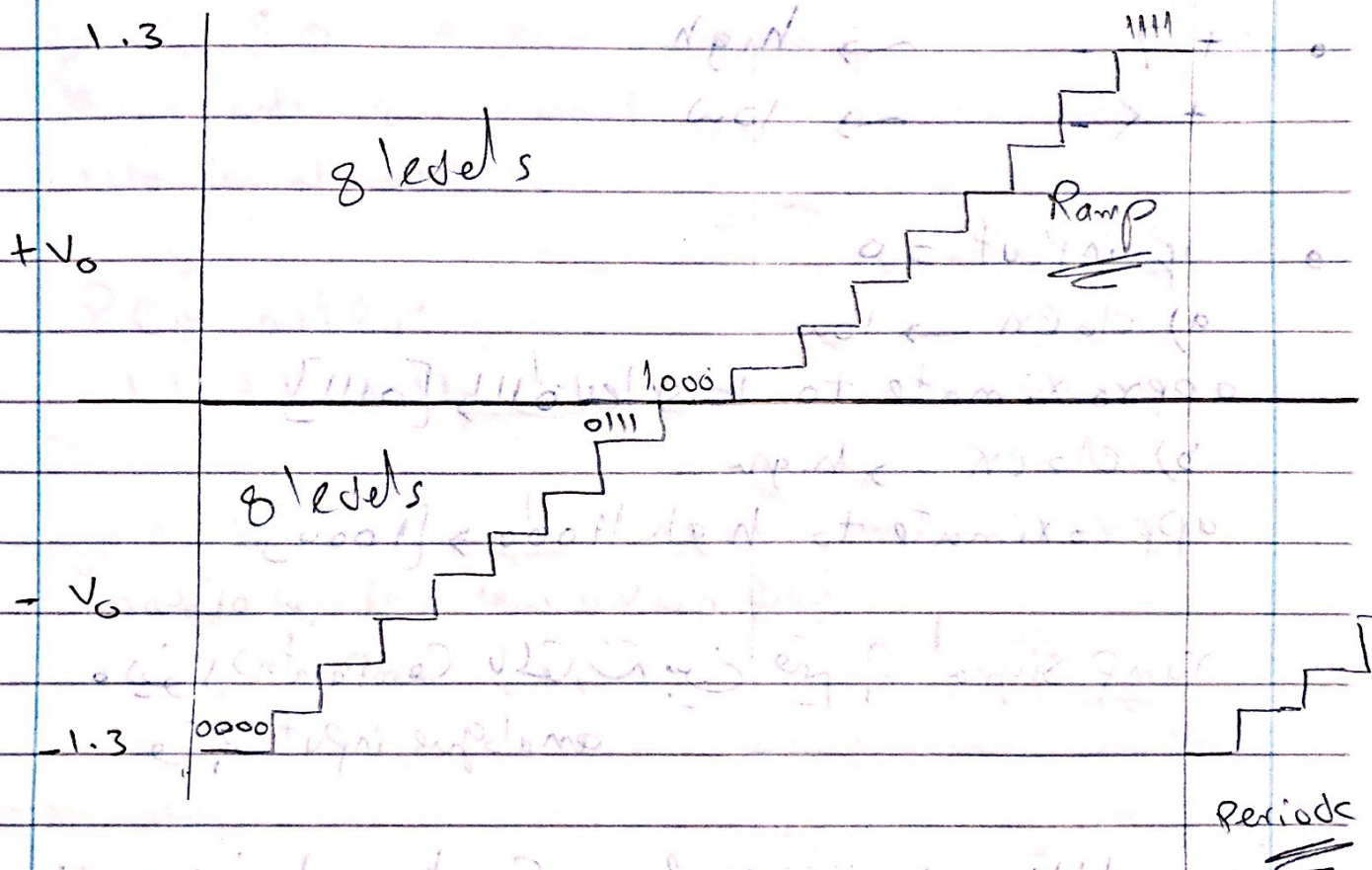
- if input of Counter 0110  
يقوم Counter بتحويل bits إلى Currents  
0 → Current  
1 → Current

وفي البركة تتجمع Currents في Summing junction  
فكونة Voltage معين يكون على هيئة Ramp Signal



### • Summing junction:

Converts Digital input into analogue output that is a Periodic ramp signal.



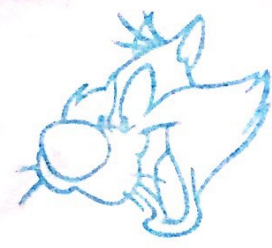
Dynamic Range  $\leftarrow V_i +1.3 \sim -1.3$

ويمكن ازوره في طاقوه  $0 \sim 4 \text{ Volt}$

عن طريق أني احزب  $\leftarrow$  input  $\leftarrow (0.35)$

يكن ثكن  $\leftarrow$  attenuation  $\leftarrow$  input  $\leftarrow$  بقدر  $0.35$  فن

ما يخص  $\leftarrow$  Comparison

Quantizer  $\leftarrow$  Counter  $\leftarrow$   $\leftarrow$  

Clipping  $\leftarrow$  DR  $\leftarrow$   $\leftarrow$



**Comparator:**

•  $+7 - \rightarrow$  high  
 $+ < - \rightarrow$  low

• if input = 0

a) clon  $\rightarrow$  low

approximate to low level  $\rightarrow [0111]$

b) clon  $\rightarrow$  high

approximate to high level  $\rightarrow [1000]$

• معناه ان latch احسنه بالقيمة الحالية  
 • يقوم Comparator بالمقارنة بين قيم ramp signal و analogue input و

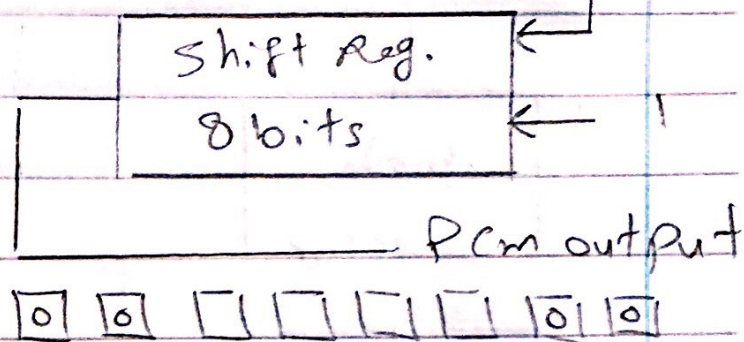
# بيفين (Counter) في مخرج و 1111 و مخرج  
 1. يغلق enable و shift register  
 2. يفتح القيمة الى اوجه latch و يفتح transmit





## Shift register :

PISO <sup>محول</sup>  
 Converts Parallel input  
 into Serial output



Pcm output :

1 1 1 1 1 1 0 0      D C B A      0 0

Syne. bits      Data      guard bits

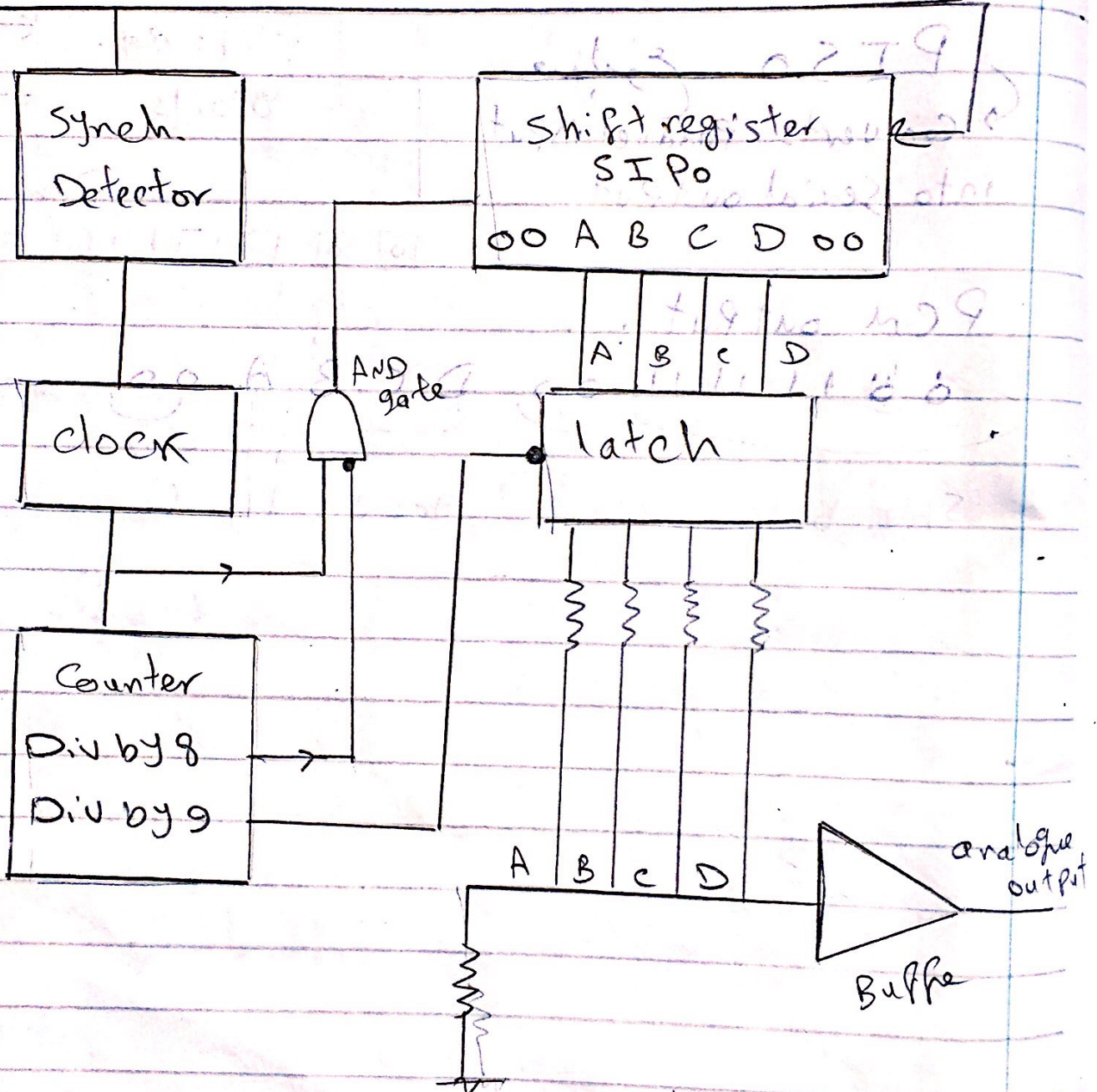




$R_x \therefore$ 

PcmilP

00 ABCD 00

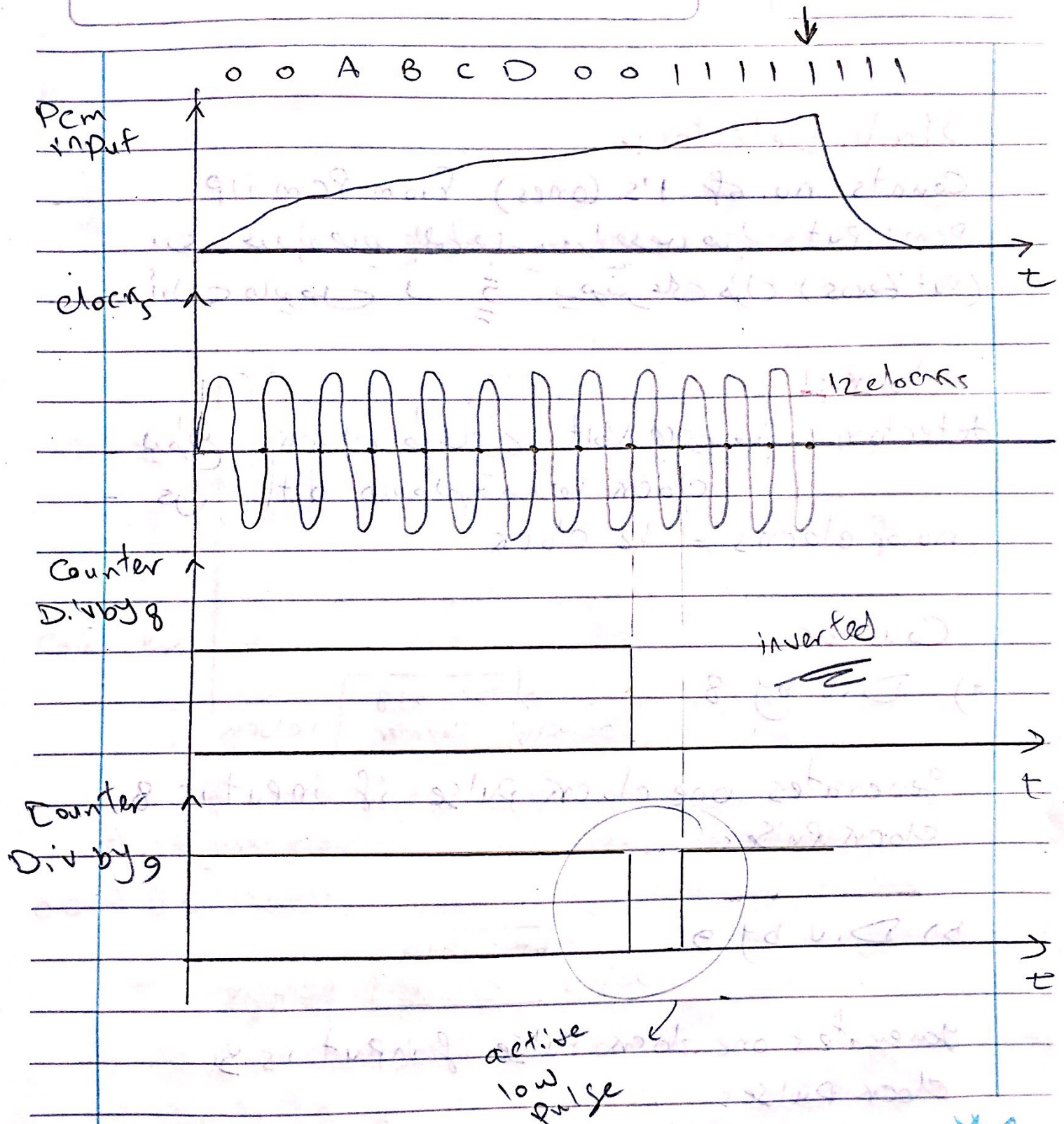


analogue output

Buffer









### Synch. Detector:-

Counts no. of 1's (ones) from Pcm i/p

يعد عدد الوحدات التي جاءها واحد في المدخل Pcm  
أول ما يوصل ر 5 - يحضر على طول (Put Zeros)

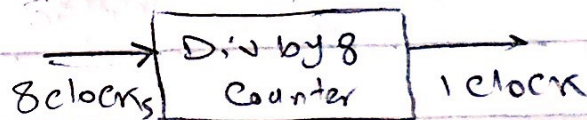
### clock:-

يتم إعطاء clock إلى Volt في detector  
clock bit يتم إعطاء قسما clock

no. of clocks = 12 clock

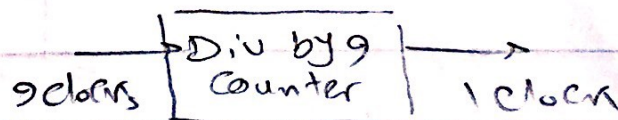
### Counter:-

a) Div by 8



generates one clock pulse if input is 8 clock pulses

b) Div by 9



generates one clock pulse if input is 9 clock pulses



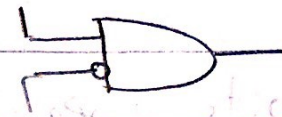
Shift Register  $\rightarrow$  SISO

Serial input Parallel output



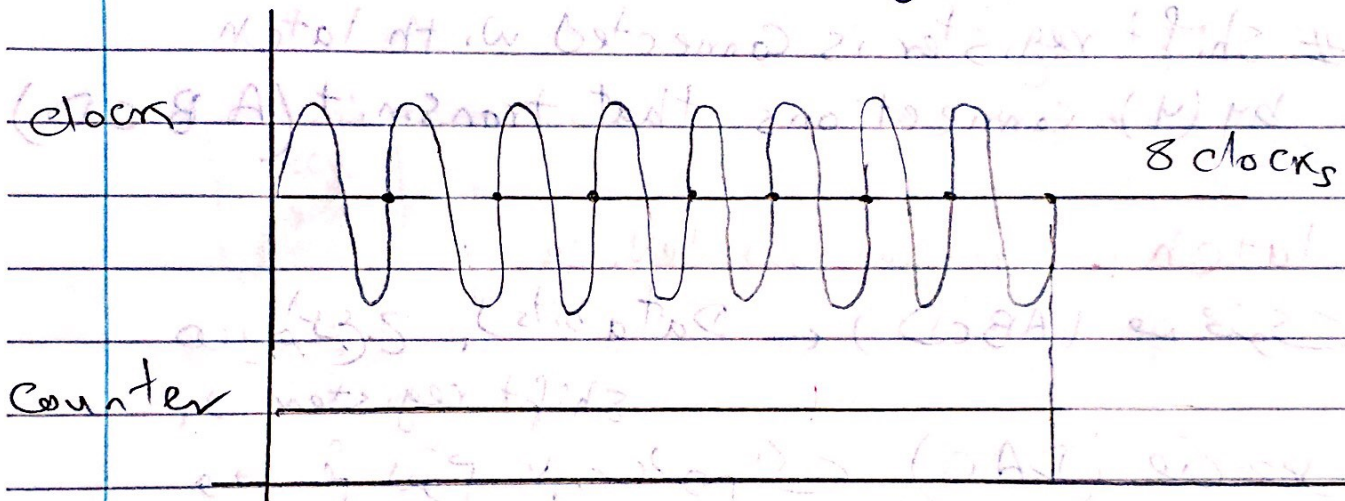
AND gate :-

clock



Div by 8 Counter

input of AND gate → clock pulses  
→ inverted output of Div by 8 Counter



8 clocks

تقوم AND gate بأول 8 clock pulses  
Shift register إلى  
و لنقوم بتخزينهم على هيئة 00 A B C D 00

In case of Div by 8 Counter

بمربع active low pulse 8 clock pulses  
و بالنسبة يقول لا latch انه يسوف فتوى  
[shift register] بعد ما يكون حزن  
8 bits إلى وصلو بتدعيلي transmission





# فائده ال 8 Div by 8 ← اني ضمنت وجود 8 bits  
 دافن ر Reg  
 وبالنسبة بيجه ر و Div by 8 على ان يظلي اُسوف  
 فتوى ر Reg.

# Shift register is connected with latch  
 by (4) connections that transmit (A B C D)

**latch** : active low device  
 هـ يستخرج Data bits ← (A B C D) هـ فتوى  
 ر shift register  
 و هـ مَ لَ يَوم بـ ر لَ مَ لَ ي (DAC) هـ فتوى  
 في بـ ر لَ مَ لَ ي (analogue output signal)

**buffer amplifier** :-  
 different modules بـ ر Isolation بـ ر

if input is sine wave → output will be  
 sampled sine  
 to get pure sine → use LPF



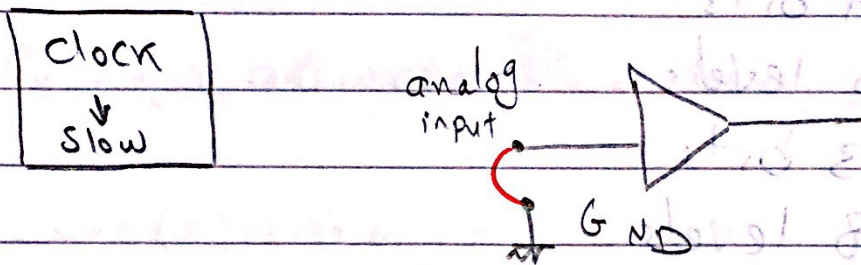


lab

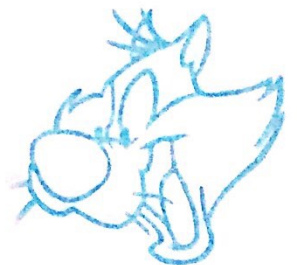
Stage ① :-

Clock  $\rightarrow$  slow mode

Connect analog input with GND



في هذه الحالة ...  
 في ذلك، Counter هيبايد بعد 0 إلى 15 بالترتيب  
 وعندما يصل إلى Clock Pulse، ثم 8 = 1000  
 في ذلك، latch يتحقق بقيمته  
 إلى أنه يصل، Counter إلى 1111، وعندما هيبايد  
 Shift Reg. يصل إلى تحتوي latch





- Stage ② :-

Connect Sine. Pulse output with EXT trigger from oscilloscope

show Ramp output on ch. ① of oscilloscope

→ with  $m = 4$  bits  
we get 16 levels (midrise)

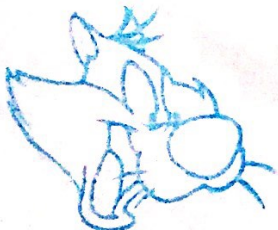
→ with  $m = 3$  bits  
we get 8 levels (midrise)

for fast clock  
→ approximate to high level 01000

for slow clock  
→ approximate to low level 0111

Note

Don't forget to connect the GND of oscilloscope with the GND of module



connect analogue input with GND



- stage ③ :

Connect Sync. Pulse output with EXT trigger of oscilloscope

# هاتوا رابطا بـ Source على EXT  
# تاخذوا خرج بار Probe من جزاء EXT Trigg

- Connect between Pcm input & Pcm output

Connect analogue input with GND

- Using ch ① .. show output of different positions on oscilloscope

→ synch Detector

→ clock

→ Counter [ Div by 8 ]

→ after AND gate





Subject

موضوع الدرس

Date

التاريخ

- Stage (4) :-

- Connect Sine. Pulse output with EXT trigger of oscilloscope.
- Connect P<sub>em</sub> input with P<sub>em</sub> output
- Use external Sine wave (from Function Generator) and connect it with analogue input
- Show output of analogue output on ch① of oscilloscope



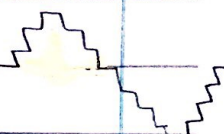
Subject

موضوع الدرس

Date

التاريخ

## Notes

• out put of this stage is Sampled sine 

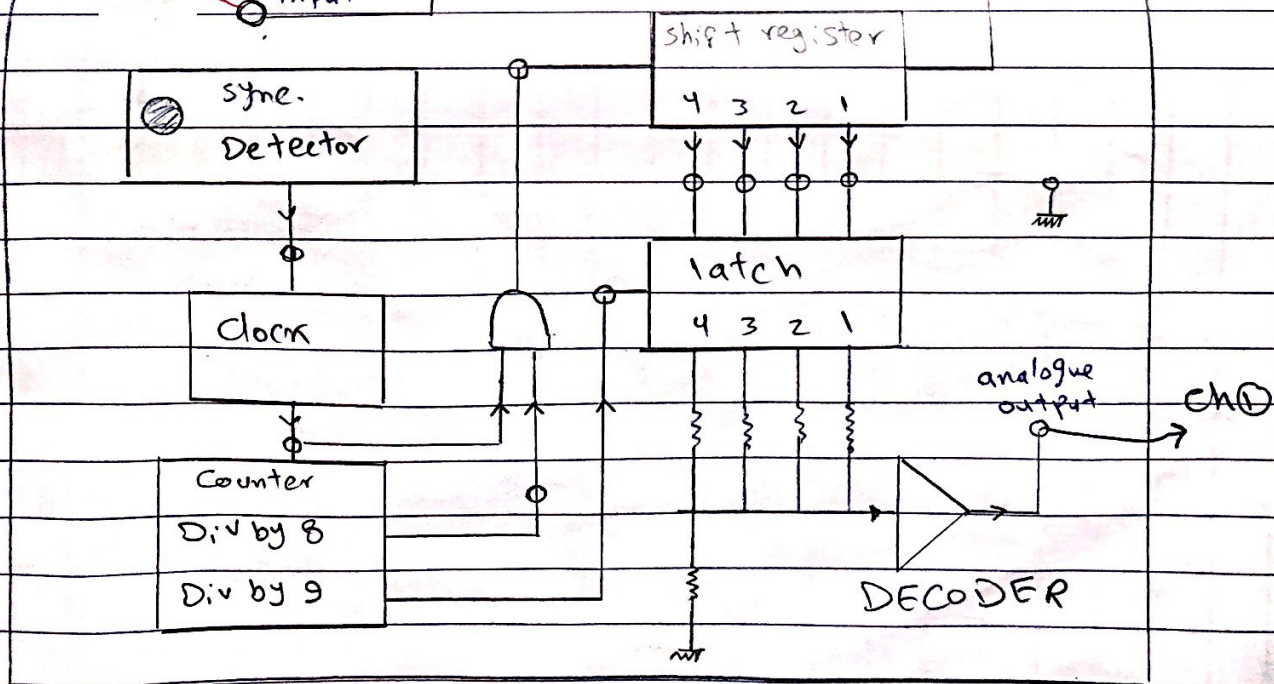
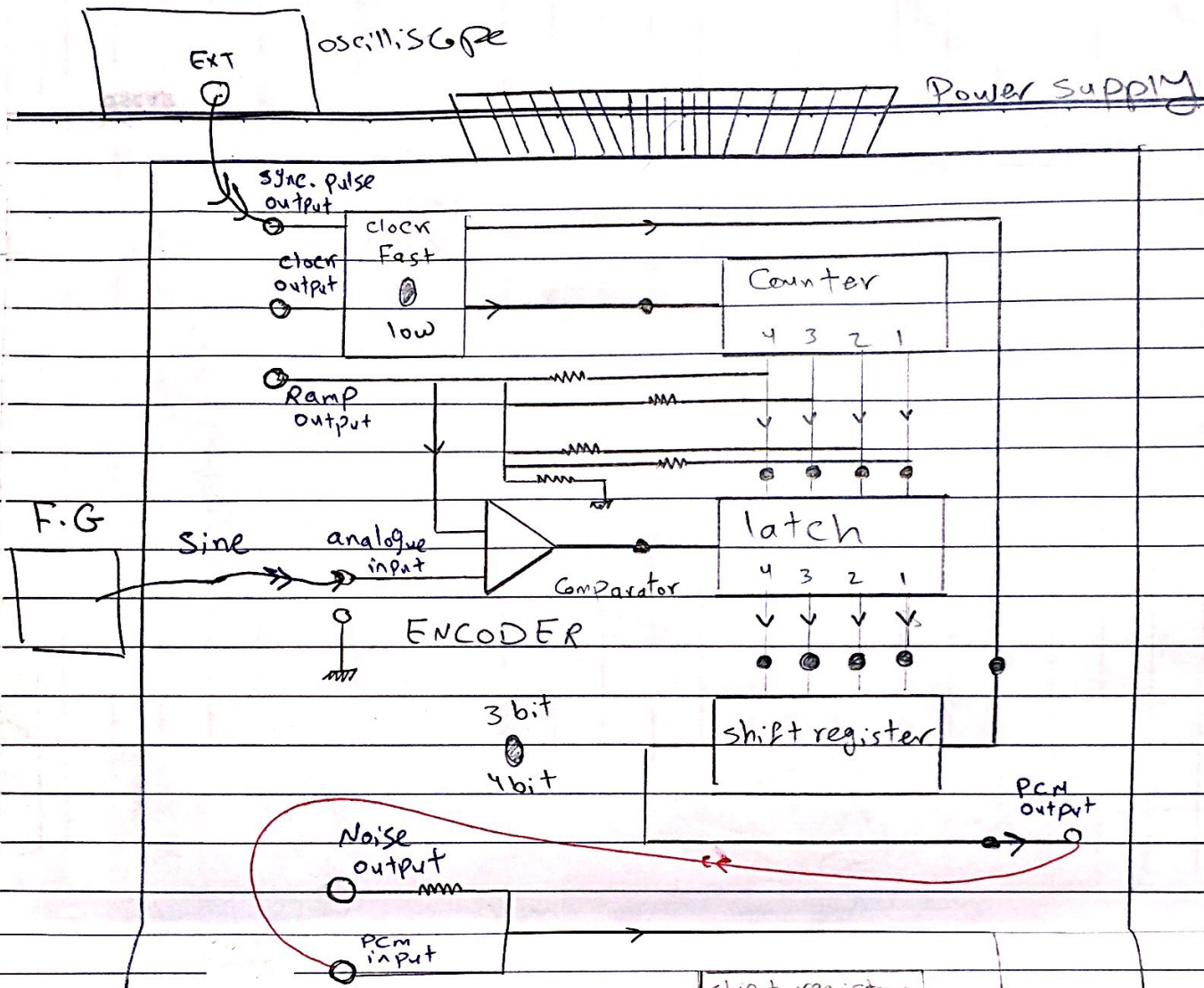
• output تظهر على هيئة Samples لأن كنت بأخذ  
Sample / sample

• يمكن أن يتسبب Sampled sine clipping ... لماذا؟  
تزداد amplitude بتأثير عرض Dynamic Range

• زر، زر Syne. ← يدل على التزامن "synchronization"

• Don't forget to connect GND of module  
with GND of Function generator & oscilloscope







lab (5)

26/4/2015

## line Codes (Data formats)

## \* Simulation of Digital Comm. system

• بين هاهنا Simulation ... حيث يكون بين  $R_x$  و  $T_x$  و يتم إرسال data (analog / Digital) وهاهنا مستقبل ارضي

• لازم انا  $T_x$  و  $R_x$  يتفقوا على طريقة التعامل مع error  
وذلك ممكن اضافة extra bits

→ we have two techniques

① Detect and correct errors

② Detect errors, Reject Packet and then recall it again

modules family → 2970

you must use power supply from the same family





at  $T_x$

• بيوغري internal clock ... من طرف توصيل  
 clock in  $\rightarrow 100 \text{ KHz} \rightarrow f_{in} \leq 50 \text{ KHz}$   
 $\rightarrow 100 \text{ Hz} \rightarrow f_{in} \leq 50 \text{ Hz}$   
 $\rightarrow 1 \text{ Hz} \rightarrow f_{in} \leq 0.5 \text{ Hz}$

- ستخدم clock مع ADC و اعموز اوقع الانارة

→ Input Cases:-

① analogue

- وهذا اقدر ارض analogue signal  $DR = \pm 2.5V$   
 من عند analogue input

- قبل ما ابعث ... calibration (اول)  
 من طرف

1. Connect analogue input with GND

2. change zero button until LEDs get the value 10000000

في  $R_x$  هاتفي Switch (Correct/Uncorrect)  
 علشان لو فرض هو صند و اذرع noise / error  
 اقدر اسيه (Correct errors)



## ② Digital

each sample is represented by 8 bits

$$\text{bit clock} = 80 \text{ kHz}$$

$$\text{word clock} = \frac{80}{8} = 10 \text{ kHz}$$

we can enter data manually using digital buttons

## ③ Random

random binary stream

we can't expect or control it

## → Data Formats :

### ① 8 bit

Can't detect errors

من هاتين باي error ممكن ياثر على (transmitted bits)

ونكتة هه افضل لا نولع ... (لاني باس 8 bit) 8 bit

عشان انقل فيم data (bit rate ↑)





## ② Parity Check

7 bits for data + 1 bit for check

فكرة هنا أنه يعمل عملية XOR بين 7 bits

بهدف أنه لو كانت no. of ones odd

يعني 1 بحيث أنه يثبت Even Parity

في  $P_x$  .. لو كانت عدد واحد ← odd وكونها 0  
error عند

∴ detects only odd errors but can't correct them

## ③ Hamming Code

4 bits for data + 3 check bits + LSB

- Can detect & correct only one error

- Can detect two errors

- Can detect odd errors and define position of errors

في  $P_x$  .. هاتكون عند LED 3 تنور عشان تعرف

odd error ← error 1 ممكن

2 errors ← 2 errors نقول أني

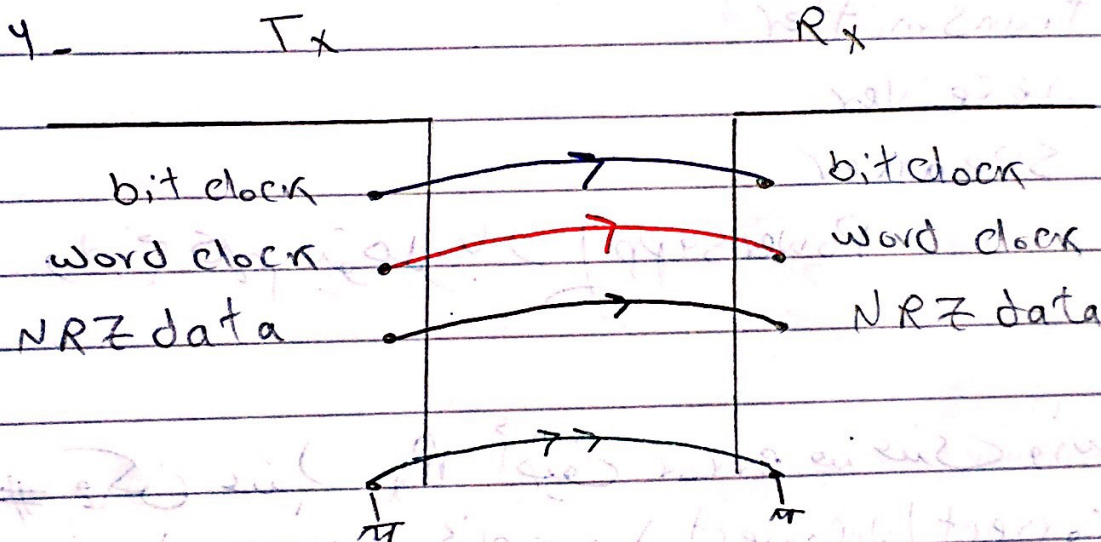
one error ← error 1 زحواي





## lab ① Data Formats

- 1- Connect  $T_x$ ,  $R_x$  with Power supply
- 2- Connect GND of  $T_x$  with GND of  $R_x$
- 3- Connect clock in  $\rightarrow f_s = 100 \text{ KHz}$



هنا نقدر ندخل digital input bits، ونفرض في  
 Format، ونضيف errors في  $R_x$ ،  
 ونضيف في  $T_x$ ، لأننا نكملنا عن  
 # مع ملاحظة أي لو غيرت Format في  $T_x$ ،  
 أي في  $R_x$ .





## Lab (2) Digital Comm. system

الفكرة هنا .. اني ناولي system لي لتيقونا في  
عن طريق اني ارس Voice signal و نشتوفها قدر اسوي  
ولا ربي!

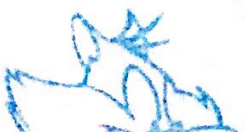
هنا ستخدم هنا 54x601 = 32160

- 1- microphone
- 2- Transmitter
- 3- receiver
- 4- Speaker

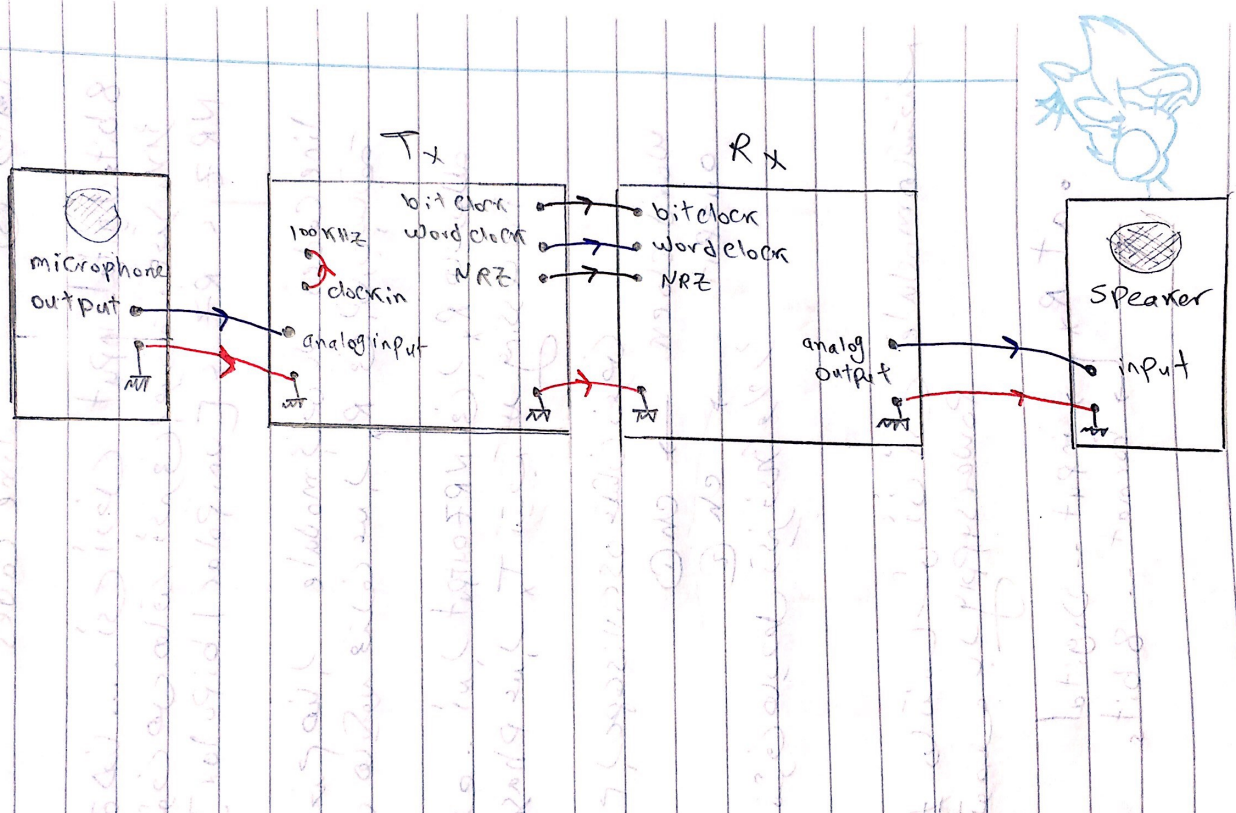
ولاحظ كلام يتوصلو بـ Powersupply

# ممكن عند  $P_x$  اضع error من عندى و اطلب  
في switch بين (Correct / Uncorrect)  
والا اضعه بان error متخفف

# في  $T_x$  اناى اناى وغيره Switch analog case  
ولا في عمل Calibration بين ما اكون input









lab ③

line Codes

الفكرة هنا .... أن أدخل 8 bits digital input  
وَأُنتِجَ من هادِثِ دُخْرِ في بِصِيْفَةِ بِنَائِيٍّ وَلَا يُزِي  
NRZ < RZ < [unipolar / bipolar]

هنا سَستخدمُ module في صِوَرِ line Codes  
والتي هَايَكُونُ مُتَخِلِفَةً عَنِ  $R_x$  في بِنَائِيٍّ بِسَابِقَةٍ

# ضَبَالَةٌ .. أَنَّهُ  $NRZ_{output}$  في  $R_x$  هَايَكُونُ  
Phase Shift عَنِ  $T_x$  نَتِيجَةً لِدِ Processing

هنا سَستخدمُ Oscilloscope عَلى مَكانِ دُخْرِ

word clock → ch ①

output → ch ②

عَلى مَكانِ سَوفَ هَايَكُونُ دُخْرِيٍّ وَلَا يُزِي

### مَاتَسَاكِنُ أَنَّهُ  $module$  هَايَكُونُ  
لا زِمَ تَوَصُّلُهُ بِ  $Power supply$



• at  $R_x$  → input - Digital  
→ format - 8 bits



